

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **06-309120**  
 (43)Date of publication of application : **04.11.1994**

(51)Int.Cl. **G06F 3/08**  
**G06F 3/06**  
**G11B 27/00**

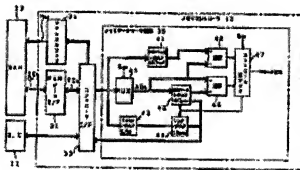
(21)Application number : **05-119302** (71) **SONY CORP**  
 (22)Date of filing : **23.04.1993** Applicant :  
 (72) **MAEDA YASUAKI**  
 Inventor :

## (54) MEMORY CONTROLLER AND MEMORY DATA SEARCH CIRCUIT

### (57)Abstract:

PURPOSE: To shorten processing time by providing a memory data search circuit which discriminates managing information equivalent to a segment located before or behind the segment on a recording medium set as the reference of an edit operation.

CONSTITUTION: The memory data search circuit 35, when inputting every kind of control signal from a system controller 11 via a controller interface part 33, performs the retrieval operation of TOC information TDT held at a buffer RAM 13. When the edit of U-TDT is performed corresponding to, for example, the erasure of certain music, the segments before and behind the segment(the segment set as the reference of edit) from which the music is erased are retrieved, and when a trash area exists, merge processing to eliminate the trash area is performed. At this time, processing to retrieve the segments before and behind the segment set as the reference of edit required for that time is executed by the memory data search circuit 35 in a memory controller 12.



\* NOTICES \*

**JPO and INPIT are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1]As opposed to a recording medium with which management data for performing management of record data and record data was recorded, It has a memory means which reads said management data from a recording medium, and holds it, With reference to management data in this memory means, record or erasing operation to a recording medium is performed, According to record or erasing operation, edit management information on said memory means, and as a memory controller to said memory means in recording equipment made as [ record / at the predetermined time / on said recording medium / edited management information ], A memory controller which delivers and receives writing / read-out data while outputting writing/read address to said memory means, Have a system controller which performs writing/reading operation of data to said memory means to said memory controller, and further said memory controller, When performing edit operation to said management information, a front stirrup of a segment on a recording medium used as a standard of the edit operation is provided with a memory data search circuit which searches management information equivalent to a segment located behind, and said system controller, While transmitting data and retrieval execution instructions about a segment on a recording medium which serves as a standard of retrieving operation to said memory data search circuit in the case of edit operation and performing retrieving operation, A memory controller constituting so that edit operation may be controlled based on received search results from said memory data search circuit.

[Claim 2]Said system controller by said memory data search circuit. When making management information equivalent to a segment ahead located to a segment on a recording medium used as a standard of edit operation search, While controlling to make an end address of each segment in management information search, When making management information equivalent to a segment back located to a segment on a recording medium used as a standard of edit operation by said memory data search circuit search, The memory controller according to claim 1 controlling to make a start address of each segment in management information search.

[Claim 3]As opposed to a recording medium with which management data for performing management of record data and record data was recorded, As a memory data search circuit which searches management data in a memory means which reads said management data from a recording medium, and holds it, A standard data register means holding criterion data used as search criteria, and an output selection means to extract and output retrieving object data from data read from a memory means by retrieving operation, A search data

register means which can hold retrieving object data outputted from said output selection means as retrieved data, A retrieving-object-data position resistor means by which it can respond to retrieving object data outputted from said output selection means, and position information in management information of the retrieving object data can be held, A retrieved data position resistor means by which it can respond to retrieved data held at said search data register means, and position information in management information of the retrieved data can be held, The 1st comparison means that compares criterion data held at said standard data register means with retrieving object data outputted from said output selection means, The 2nd comparison means that compares retrieved data held at said search data register means with retrieving object data outputted from said output selection means, Retrieving object data outputted from said output selection means is made to hold to said search data register means based on a comparison result in the said 1st and 2nd comparison means, While being able to update retrieved data in said search data register means, Retrieving-object-data position information held at said retrieving-object-data position resistor means is made to hold for said retrieved data position resistor means, A memory data search circuit which is provided with an update control means made as [ update / retrieved data position information in said retrieved data position resistor means ], and is characterized by things.

---

[Translation done.]

## DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the memory controller provided in the recording equipment etc. which can record the data of a musical piece etc. on a disk shape recording medium, and the memory data search circuit provided in the memory controller.

[0002]

[Description of the Prior Art] The disk medium on which a user can record music data etc. and in which a data rewrite is possible is known, and in such a disk medium. The data area (it is called user TOC and following U-TOC) which manages the area (segment) where the data of a musical piece etc. is already recorded, and non-recording area (segment) is provided. For example, it is made as [rewrite / for every end of erasing operation, such as recording operation and a recorded musical piece, / this management data].

[0003] And when trying to record a certain musical piece, for example, sound recording equipment discovers the non-recording area on a disk from U-TOC, and is made as [record / here / voice data]. The area where the musical piece which should be reproduced in playback equipment is recorded is distinguished from U-TOC, the area is accessed, and reproduction motion is performed.

[0004] By the way, in the recordable disk medium of a magneto-optical disc (MO disc) etc., Compared with tape shaped recording media, such as DAT and a compact cassette tape, random access is very easy. Therefore, it is not necessary to record one musical piece on the segment (in addition in this Description, a "segment" means the track portion on which the data which continued physically is recorded) which not necessarily continued, for example. It is satisfactory, even if it divides into two or more segments and records discretely on a disk.

[0005] The data especially read from the magneto-optical disc is once stored in a buffer memory at a high-speed rate. Even if data read-out from a magneto-optical disc will be temporarily interrupted for the system which reads from buffer RAM at a low-speed rate, and carries out recovery processing as a sound reproduction signal by access between segments, it can output without disrupting a playback voice.

[0006] Therefore, if the record reproduction operation and rapid access operation (access operation ended within the refreshable time by the data accumulation amount produced according to the difference of the writing rate of buffer RAM and a read-out rate) in a segment are repeated, Even if the track of one musical piece separates to two or more segments and is divided physically, it can be convenient to record/reproduction of a musical piece.

[0007] For example, as shown in drawing 18, although segment  $T_1$  and the 2nd music are continuously recorded as segment  $T_2$ , the 1st music, It is also possible the 4th music and to be divided and recorded on a track, as shown in segment  $T_{4(1)}$ - $T_{4(4)}$  and  $T_{5(1)}$ - $T_{5(2)}$  as the 5th music. (In addition, drawing 18 is what was shown typically to the last, and it goes over one segment more than number - number 100 track or it actually in many cases.)

[0008] When record and elimination of a musical piece are repeated to a magneto-optical disc, the free space on a track will occur irregularly according to the difference of the

performance time of a musical piece to record, or the performance time of the eliminated musical piece, but. Thus, by performing discrete record, it becomes possible to utilize the erasure part and to record a musical piece longer than the musical piece eliminated, for example, and it is canceled that the futility of a data storage area arises by repetition of record/elimination. Being recorded not necessarily decides "not only a musical piece" but anything to be contained if it is an audio signal, but to express the lump (recording data units) of one data which continues in contents on these Descriptions as a "musical piece." [0009]A segment must be accessed so that sound recording may be continued, accessing the segment used as two or more non-recording area to such [, of course ] a disk medium at the time of record and one musical piece may be correctly played continuously at the time of playback. For this reason, the data for connecting the required segment ( $T_{4(1)}-T_{4(4)}$ ) in one musical piece and the data in which non-recording area is shown are held as U-TOC information rewritten for every recording operation or erasing operation as described above.

When loading of the disk is carried out, record/playback equipment reads this U-TOC information, and holds it in a memory.

And it is controlled to make record / reproduction / erasing operation properly by accessing a head based on U-TOC information held at the memory in the case of operations, such as record / reproduction / elimination.

[0010]Cluster CL (=36 sector) which the recording track in a magneto-optical disc becomes from the sub-data (one sector = 2352 bytes) field of four sectors and the main data area of 32 sectors like drawing 19 is formed continuously.

Let one cluster be the minimum unit at the time of record.

One cluster is equivalent to a part for 2 - 3 circumference track. An address is recorded for every sector. the sub-data field of four sectors -- as sub data or a linking area -- etc. -- it is used and record of TOC data, audio information, etc. is performed to the main data area of 32 sectors.

[0011]A sector is further subdivided by the sound group and two sectors are divided into 11 sound groups. And in a sound group, the data of 512 samples will be divided into L channel and R channel, and will be recorded. One sound group becomes the amount of voice data equivalent to the time of 11.6msec.

[0012]Here, the edit operation of U-TOC according to sound recording or elimination is explained. Drawing 20 shows the area structure of the track of a disk typically to that radial direction, and explains this area structure first.

[0013]It is divided into the area (prima starred area) where data is recorded by the embossed pit as in the case of a magneto-optical disc it divides greatly and is shown in drawing 20 as pit area, and the groove area in which it is considered as what is called an optical magnetism area, and the groove is provided.

[0014]As pit area, prima starred TOC (following, P-TOC) as management information is recorded here repeatedly, and to this P-TOC. The position of U-TOC is shown as U-TOC start address  $UST_A$ , and lead-out start address  $RO_A$ , recordable user area start address  $RST_A$ , and Power Cal Eria start address  $PC_A$  etc. are shown.

[0015]Although groove area is formed following the pit area by the side of the most inner circumference of this disk, The area to the address shown in in this groove area as lead-out

start address  $RO_A$  in above-mentioned P-TOC is made into a recordable area, and it is considered as read out area henceforth.

[0016]The recordable user area where data is furthermore actually recorded among this recordable area, It becomes from the position (address  $A_{MIN}$ ) shown as recordable user area start address  $RST_A$  in above-mentioned P-TOC to the position (address  $A_{MAX}$ ) in front of lead-out start address  $RO_A$ .

[0017]And the area which comes a front [ / recordable user area start address  $RST_A$ ] in groove area, A part for one cluster is provided as a calibration area of laser power from the position which it is considered as the management areas for record reproduction operation, and above-mentioned U-TOC etc. are recorded, and is shown as Power Cal Eria start address  $PC_A$ .

[0018]It will be shown in U-TOC start address  $UST_A$  in P-TOC on which address position in the management areas for this record reproduction operation, U-TOC is recorded succeeding a necessary position three clusters, and U-TOC is recorded.

[0019]And in U-TOC, it will have a recording situation of a recordable user area as management information.

[0020]Now, it is temporarily assumed like drawing 20 that musical piece [ of four music ]  $M_1 - M_4$  are recorded on the recordable user area. Namely, musical piece  $M_1$  of the 1st music is recorded on the segment of address  $A_1 (=A_{MIN}) - A_2$ , Musical piece  $M_2$  of the 2nd music is divided and recorded on partial  $M_2(2)$  recorded on the segment of partial  $M_2(1)$ , address  $A_{11} - A_{12}$  recorded on the segment of address  $A_3 - A_4$ .

[0021]Musical piece  $M_3$  of the 3rd music is recorded on the segment of address  $A_5 - A_6$ , Musical piece  $M_4$  of the 4th music assumes that it is divided and recorded on partial  $M_4(2)$  recorded on the segment of partial  $M_4(1)$ , address  $A_{13} - A_{14}$  recorded on the segment of address  $A_9 - A_{10}$ .

[0022]the non-record section where a musical piece has not been recorded yet in this state -- it is got blocked and the free area which can be recorded newly serves as a segment ( $F(1)$ ) of address  $A_7 - A_8$ , and a segment ( $F(2)$ ) of address  $A_{15} - A_{16} (=A_{MAX})$ .

[0023]This state is managed as shown in drawing 21 in U-TOC. In U-TOC, the correspondence table indicative data part which consists of various table pointers (P-DFA, P-EMPTY, P-FRA, P-TNO1-P-TNO255) as shown in drawing 21

is provided, The management table part which has 255 part table (01h) - (FFh) corresponding to this is provided. Each part table is made as [ record / the link information for the start address, an end address, and a track mode being shown about one segment on a disk, and linking to other part tables ]. And by the various table pointers of a correspondence table indicative data part, a certain part table is shown and a segment is managed.

[0024]Although table pointer P-DFA shows the defective area on a disk, if the recordable user area in drawing 20 shall not have a defect now, table pointer P-DFA will be "00h." Then, table pointer P-EMPTY shows an intact part table.

[0025]It is for table pointer P-FRA managing a non-record section (free area), It is assumed that the part table of (01h) is shown to table pointer P-FRA by here (the part table is still more nearly actually shown to each table pointer by the numerical value which can obtain the address of a part table by predetermined data processing).

[0026]In this case, corresponding to this, the information about free area  $F(1)$  of above-mentioned drawing 20 is

shown in a part table (01h), that is, start address and address  $A_8$  is shown for address  $A_7$  in it as an end address.

Since free area  $F_{(2)}$  exists as other segments, The part table (09h) is shown as link information of a part table (01h) (the numerical value which can actually obtain the address of a certain part table by predetermined data processing is shown as link information).

[0027]And corresponding to free area  $F_{(2)}$ , start address and address  $A_{16}$  is shown for address  $A_{15}$  in a part table (09h) as an end address. And since the segment used as a free area does not exist in others, it is not necessary to make it link to other part tables, and link information shall be "00h."

[0028]Thus, if the part table is searched with table pointer P-FRA as the starting point when recording by managing a free area, for example, the address of the segment used as a free area can be obtained, and a musical piece etc. can be recorded to the segment.

[0029]The musical piece already recorded with the same form as this is also managed. About a musical piece, management even of a maximum of 255 music is enabled by table pointer P-TNO1 - P-TNO255.

[0030]For example, about 1st music  $M_1$ , start address  $A_1$  and end address  $A_2$  are shown in the part table shown in table pointer P-TNO1 (02h). Since musical piece  $M_1$  is recorded on one segment, the link information of the part table (02h) is "00h" in this case.

[0031]About 2nd music  $M_2$ , start address  $A_3$  and end address  $A_4$  are shown in the part table shown in table pointer P-TNO2 (04h). However, musical piece  $M_2$  is separated and recorded on two segments, and it is only that address  $A_3$  and address  $A_4$  show the segment of the first half ( $M_{2(1)}$ ) of musical piece  $M_2$ . Then, start address  $A_{11}$  and end address  $A_{12}$  are recorded so that a part table (06h) may be shown as link information of a part table (04h) and the segment of the latter half ( $M_{2(2)}$ ) may be shown in a part table (06h). After that, since the link is unnecessary, the link information of the part table (06h) is "00h."

[0032]The segment position is managed with the part table obtained with table pointer P-TNO3 and P-TNO4 as the starting point also about 3rd music  $M_3$  and 4th music  $M_4$ , respectively. Since only four music is recorded, table pointer P-TNO5-P-TNO255 is not used but it may be "00h."

[0033]Thus, even if each musical piece is also made irregular [ playing order ] by managing the segment position or it is divided and recorded on two or more segments, reproduction motion can be performed properly.

[0034]It is for table pointer P-EMPTY showing a part table intact as mentioned above, and, in the case of this example, table pointer P-EMPTY shows the part table (08h). And link managing of the part table in which even a part table (FFh) is not used so that link information may illustrate from a part table (08h) is carried out. The link information of the part table (in this case, part table (FFh)) used as the last of connection of an intact part table shall be "00h" as having no connection henceforth.

[0035]By the way, while performing record/elimination of the musical piece, it occurs that the useless area (trash area) which is not managed by U-TOC of the above-mentioned management form produces. Before and after this does not eliminate the data of other tracks accidentally in the case of record of a musical piece, record by providing the guard band region for a number cluster, or, It becomes a cause that sound recording is furthermore made into a cluster unit, and the recording start position is specified, to perform musical piece edit which deletes a part of music or is compounded further, etc., and they arise.

[0036]For example, in the case of drawing 20, partial [ which was shown as a slash part ], i.e., address  $A_4$ ,  $A_5$  and address  $A_6$ - $A_7$  and address  $A_{12}$  -  $A_{13}$  have occurred as a trash area, The segment used as these trash areas will not appear on the management form of U-TOC shown in drawing 21. And since it would become if the storage capacity of the part disk becomes small if such a trash area occurs, he performs the reorganization collection of U-

http://www4.ipdl.inpit.go.jp/cgi-bin/tran\_web...000000000&N0550=1111111111111000000&N0580=0 (5/26) [2011/04/06 19:33:32]



system controller takes huge time, and there is a problem that the processing burden is also remarkably large for such communication operation and comparison processings. If processing of a trash area is performed by the above edit operation, for example when especially a memory controller and a system controller are what performs data transfer by serial communication, It is the worst and it is dramatically inconvenient on actual use of recording equipment that the processing time for about 2 minutes is needed, and processing time is needed in this way.

[0044]

[Means for solving problem] This invention was made in view of such a problem, and an object of this invention is to enable it to realize simultaneously mitigation of remarkable speeding up of the editing processing of U-TOC, and the processing burden of a system controller.

[0045] For this reason, the recording medium with which the management data for performing management of record data and record data was recorded is received, Have a memory means which reads management data from a recording medium and holds it, and the record or erasing operation to a recording medium is performed with reference to the management data in this memory means, According to record or erasing operation, edit management information on a memory means, and as a memory controller to a memory means in the recording equipment made as [ record / at the predetermined time / on said recording medium / the edited management information ], It has a memory controller which delivers and receives writing / read-out data while outputting writing/read address to a memory means, and a system controller which performs writing/reading operation of the data to a memory means to this memory controller.

[0046] And when a memory controller performs edit operation to management information, The front stirrup of the segment on the recording medium used as the standard of the edit operation is provided with the memory data search circuit which searches the management information equivalent to the segment located behind, While a system controller transmits the data and retrieval execution instructions about the segment on the recording medium which serves as a standard of retrieving operation to a memory data search circuit in the case of edit operation and performs retrieving operation, It constitutes so that edit operation may be controlled based on the received search results from a memory data search circuit.

[0047] In composition, in this way in addition, a system controller, When making the management information equivalent to the segment ahead located to the segment on the recording medium used as the standard of edit operation by a memory data search circuit search, While controlling to make the end address of each segment in management information search, When making the management information equivalent to the segment back located to the segment on the recording medium used as the standard of edit operation by a memory data search circuit search, it is made to control to make the start address of each segment in management information search.

[0048] And as a memory data search circuit which searches the management data in a memory means which becomes suitable to provide in a memory controller as mentioned above, The standard data register means holding the criterion data used as search criteria, and an output selection means to extract and output retrieving object data from the data read from the memory means by retrieving operation, The search data register means which can hold the retrieving object data outputted from the output selection means as retrieved data, A retrieving-object-data position resistor means by which it can respond to the retrieving object data outputted from the output selection means, and the position information in the management information of the retrieving object data can be held, A retrieved data position resistor means by which it can respond to the retrieved data held at the search data register means, and the position information in the management information of the retrieved data can be held, The 2nd comparison means that compares the 1st comparison means that compares the criterion data held at the standard data register means with the retrieving object data outputted from the output selection means with the retrieved data held at the search data register means and the retrieving object data outputted from the output selection means, While being able to make the retrieving object data outputted from the output selection means based on the comparison result in these [ 1st ] and the 2nd comparison means able to hold to a search data

register means and being able to update the retrieved data in a search data register means, The update control means made as [ update / the retrieving-object-data position information held at the retrieving-object-data position resistor means is made to hold for a retrieved data position resistor means, and / the retrieved data position information in a retrieved data position resistor means ] is had and constituted.

[0049]

[Function]By having a memory data search circuit which performs operation which distinguishes the management information equivalent to the segment located behind, the front stirrup of the segment on the recording medium which performs search and comparison processing of management information (U-TOC) in a memory controller, and serves as a standard of edit operation, The data (namely, data of the part table in U-TOC) of a retrieval object itself can make unnecessary time which it becomes unnecessary to communicate to a system controller, and these data communications take in editing processing. It becomes unnecessary [ the processing which distinguishes the segment which adjoins by a data comparison ], and the processing burden of a system controller is eased.

[0050]

[Working example]Hereafter, the memory controller of this invention and the embodiment of a memory data search circuit are described using drawing 1 - drawing 17. Let this embodiment be a memory controller formed in

the recording and reproducing device which used the magneto-optical disc as a recording medium, and a memory data search circuit provided in that memory controller.

[0051]Drawing 1 shows the block diagram of the important section of a recording and reproducing device. In

drawing 1, 1 shows the magneto-optical disc on which voice data is recorded, and rotates it with the spindle motor

2. 3 is an optical head which irradiates with a laser beam to the magneto-optical disc 1 at the time of record/playback, In order to make the laser output of a high level for heating a recording track to Curie temperature at the time of record and for a magnetic Kerr effect to detect data from a reflected light at the time of reproduction, the laser output of a low is made comparatively.

[0052]For this reason, the detector for the optical head 3 to detect the optical system which consists of a laser diode, a deviation beam splitter, an object lens as a laser output means, etc., and a reflected light is carried. The object lens 3a is held so that displacement in the direction which attaches and detaches on a disk radial and a disk with the biaxial mechanism 4 is possible.

[0053]6 shows the magnetic head which impresses the magnetic field modulated with the supplied data to a magneto-optical disc, and is arranged on both sides of the magneto-optical disc 1 at the optical head 3 and the position which counters. The optical head 3 whole and the magnetic head 6 are made movable to a disk radial by the thread mechanism 5.

[0054]The information detected from the magneto-optical disc 1 by the optical head 3 is supplied to RF amplifier 7 by reproduction motion. By data processing of the supplied information, RF amplifier 7 A regenerative RF signal, a tracking error signal, A focus error signal, absolute position information (absolute position information currently recorded on the magneto-optical disc 1 as a pre-groove (wobbling groove)), address information, a focal monitor signal, etc. are extracted. And the extracted regenerative RF signal is supplied to an encoder / decoder section 8. A tracking error signal and a focus error signal are supplied to the servo circuit 9, and address information is supplied to the address decoder 10. Furthermore, absolute position information and a focal monitor signal are supplied to the system controller 11 constituted with a microcomputer.

[0055]The tracking error signal and focus error signal with which the servo circuit 9 was supplied, The track jump instructions from the system controller 11, seeking instructions, Various servo driving signals are generated using the rotational-speed-detection information on the spindle motor 2, etc., the biaxial mechanism 4 and the thread mechanism 5 are controlled, and a focus and tracking control are made, and the spindle motor 2 is controlled to a constant angular velocity (CAV) or a constant linear velocity (CLV).

[0056]A regenerative RF signal is once written in buffer RAM13 by the memory controller 12, after an EFM recovery, CIRC, etc. are decoded by the encoder / decoder section 8. Transmission of the regenerative data in reading of the data from the magneto-optical disc 1 by the optical head 3 and the system from the optical head 3 to buffer RAM13 is 1.41 Mbit/sec, and, moreover, is performed intermittently.

[0057]Transmission of regenerative data is read to the timing used as 0.3 Mbit/sec, and the data written in buffer RAM13 is supplied to an encoder / decoder section 14. And regenerative-signal processing of decoding to speech compression processing, etc. is performed, by D/A converter 15, from the terminal 16, it is considered as an analog signal, a predetermined amplifying circuit part is supplied, and a reproducing output is carried out. For example, it is outputted as L and an R audio signal.

[0058]Although writing/read-out of the data of buffer RAM13 are performed by being addressed by control of a writing pointer and a read-out pointer by the memory controller 12 here, As described above, it \*\*\*\*\*s a writing pointer (write address) in the timing of 1.41 Mbit/sec, On the other hand, since it \*\*\*\*\*s the read-out pointer (read address) in the timing of 0.3 Mbit/sec, it will be in the state where data was stored into buffer RAM13 as for a certain grade, according to the difference in the bit rate this writing and read-out. When the data of full capacity is stored into buffer RAM13, it is stopped by increment of a writing pointer, and the data reading operation from the magneto-optical disc 1 by the optical head 3 is also suspended. However, since increment of the read-out pointer R is continued and it performs, a playback voice output will be disrupted.

[0059]Then, supposing only reading operation is continued from buffer RAM13 and the data accumulation amount in buffer RAM13 becomes at a certain time below in the specified quantity, Increment of the data reading operation by the optical head 3 and writing pointer W is resumed again, and the data accumulation of buffer RAM13 is made again.

[0060]Thus, by outputting a reproduction acoustic signal via buffer RAM13, For example, it is a playback voice output's not being interrupted, accessing even a right tracking position, while data accumulation's remains, and resuming data read-out also by the case tracking separating in disturbance etc., and operation can be continued, without affecting a reproducing output. That is, an earthquake resistant function can be raised remarkably.

[0061]In drawing 1, the subcode data with which the address information outputted from the address decoder 10

and a control action are presented are supplied to the system controller 11 via an encoder / decoder section 8, and are used for various kinds of control actions. The monitor signal of the defect state of the lock detection signal of the PLL circuit which generates the bit clock of record/reproduction motion, and the frame alignment signal of regenerative data (L, R channel) is also supplied to the system controller 11.

[0062]While the system controller 11 is outputting laser control signal  $S_{LP\_gas}$  which controls operation of a laser diode in the optical head 3 and carrying out ON-and-OFF control of the output of a laser diode, It is made as [ switch / as a time of switch control / an output at the time of reproduction whose laser power is a low comparatively, and an output at the time of record which is a high level comparatively ].

[0063]When recording operation is performed to the magneto-optical disc 1, after a record signal (analog audio signal) supplied to the terminal 17 is used as digital data by A/D converter 18, it is supplied to an encoder / decoder section 14, and speech compression encoding processing is performed to it. Record data compressed by the encoder / decoder section 14 is once written in buffer RAM13 by the memory controller 12, and is read by prescribed timing, and is sent to an encoder / decoder section 8. And after encoding processing of CIRC encoding, the eight-to-fourteen modulation, etc. is carried out by the encoder / decoder section 8, the magnetic head driving circuit 15 is supplied.

[0064]The magnetic head driving circuit 15 supplies a magnetic head driving signal to the magnetic head 6 according to record data by which encoding processing was carried out. That is, magnetic field impression of N by the magnetic head 6 or S is performed to the magneto-optical disc 1. At this time, to an optical head, the system controller 11 supplies a control signal so that a laser beam of a recording level may be outputted.

[0065]The operation input section in which the key by which user's operation is presented with 19 was provided, and 20 show the display constituted with a liquid crystal display. It is provided in the operation input section 19 so that user's operation may be presented with a recording key, a reproduction key, a stop key, the AMS key, a search key, etc.

[0066]When performing record/reproduction motion to the disk 1, Although the management information currently recorded on the disk 1, i.e., P-TOC, and U-TOC will be read and the system controller 11 will distinguish the address of the segment on the disk 1 which should be recorded, and the address of a segment which should be played according to such management information, This management information is held buffer RAM13. For this reason, division setting out of the buffer area of the record data / regenerative data which buffer RAM13 described above, and the area holding these management information is carried out.

[0067]And the system controller 11 is read by performing reproduction motion by the side of the most inner circumference of the disk with which management information was recorded when the disk 1 was loaded with such management information, It memorizes to buffer RAM13 and enables it to refer to it henceforth in the case of the record/reproduction motion to the disk 1.

[0068]Although it is edited with the merge processing which cancels the trash area which U-TOC was edited according to record and elimination of data, and was mentioned above depending on the case and rewritten, The system controller 11 performs this editing processing at record/every erasing operation to U-TOC information memorized by buffer RAM13, and he is trying to rewrite it also about U-TOC area of the disk 1 to predetermined timing according to that rewriting operation.

[0069]Here, P-TOC and U-TOC in the disk 1 are explained. As P-TOC information, area specification of the recordable area (recordable user area) of a disk, etc., management of U-TOC area, etc. are performed. the case of the prima started disk which is an optical disc with the disk 1 only for playback -- P-TOC -- ROM -- it is made as [ perform / management of the musical piece currently-izing / a musical piece / and recorded ].

[0070]The format of P-TOC is shown in drawing 14. Drawing 14 shows one sector (sector 0) of P-TOC information repeatedly recorded in the field (for example, ROM area by the side of the disk most inner circumference) made into P-TOC.

[0071]The data area of the sector of P-TOC is constituted, for example as a data area of 4 byte x588 (= 2336 bytes), 4 bytes of address etc. which show an alignment pattern, and the cluster address and sector address which grow into a head position with the oar 0 or 1 byte data of all ones are added, it is considered as a header above, and it is shown that it is a field of P-TOC.

[0072]Discernment ID by the ASCII code corresponding to the character "MINI" is added to the prescribed address position following the header. Continuously A disk type, a recording level, the tune number of the first musical piece currently recorded (First TNO), The tune number (Last TNO) of the last musical piece, and lead-out start address RO<sub>A</sub>, Power Cal Eria start address PC<sub>A</sub>, start address UST<sub>A</sub> of U-TOC (data area of the U-TOC sector 0 of drawing 15 mentioned later), start address RST<sub>A</sub> of the area which can be recorded, etc. are recorded.

[0073]As these 24 bits (3 bytes) start addresses are shown in drawing 17 (a), top 16 bits is made into a cluster address, and let 8 bits of low ranks be sector addresses. And as it mentioned above in drawing 20, area management on the disk 1 is made by these start addresses.

[0074]Then, a correspondence table indicative data part which has a table pointer (P-TNO1 - P-TNO255) to which a part table in a management table part which mentions later each musical piece which are recorded is made to correspond is prepared.

[0075]And in a field following a correspondence table indicative data part. It corresponds to a table pointer (P-TNO1 - P-TNO255) in a correspondence table indicative data part, (01h) A management table part in which 255

part tables to - (FFh) were provided is prepared (in addition, a numerical value which attached "h" is the so-called thing of the hexadecimal notation). It is made as [ record / on each part table / a start address which serves as a starting point about a certain segment, an end address used as a termination, and mode information (track mode) of the segment (track) ].

[0076]Classification of the monophonic recording/stereo, etc. are recorded [ whether mode information of a track in each part table is information on whether the segment is set as for example, prohibition on over-writing, or prohibition of a data copy, and audio information, and ].

[0077] it can set to a management table part (01h) -- as for each part table to - (FFh), the contents of the segment are shown by table pointer (P-TN01-P-TN0255) of a correspondence table indicative data part. That is, about a musical piece of the 1st music, it is a certain part table (for example (01h)) as table pointer P-TN01. however, to a table pointer, a numerical value which can show a certain part table by a byte position in the P-TOC sector 0 by predetermined data processing describes actually -- \*\*\*\* -- it being recorded and, In this case, a start address of a part table (01h) turns into a start address of a recording position of a musical piece of the 1st music, and an end address turns into an end address of a position on which a musical piece of the 1st music was recorded similarly. Track mode information turns into the information about the 1st music.

[0078]As the 24 bits (3 bytes) start address in these part tables and an end address are shown in drawing 17 (b),

top 14 bits considers the next 6 bits as a cluster address, they is made into a sector address, and let 4 bits of low ranks be sound group addresses.

[0079]About the 2nd music, the start address, end address, and track mode information of the recording position on the 2nd music are similarly recorded on the part table (for example, (02h)) shown in table pointer P-TNO2. Like the following, since the table pointer is prepared to P-TNO255, on P-TOC, management of it is enabled to the 255th music. And for example, a predetermined musical piece can be accessed and it can be made to reproduce by forming the P-TOC sector 0 in this way at the time of reproduction.

[0080]The disks used as the object for which edit operation of U-TOC is performed so that this example may be mentioned later are record / refreshable magneto-optical disc.

In this case, since it is that in which the so-called musical piece area of PURIMASUTADO does not exist, the above-mentioned correspondence table indicative data part and management table part are not used (these are managed by U-TOC continued and explained), therefore the whole of each byte is "00h."

However, about the disk of the hybrid type provided with both the ROM area and the optical magnetism area as an area where a musical piece etc. are recorded, the above-mentioned correspondence table indicative data part and a management table part are used for management of the musical piece in the ROM area.

[0081] Then, U-TOC is explained. Drawing 15 shows a format of one sector of U-TOC, and let it be a musical piece

in which a user mainly recorded, and the data area where management information about non-recording area (free area) which can record a musical piece is newly recorded. For example, when trying to record a certain musical piece on the disk 1, this system controller 11 discovers a free area on a disk from U-TOC, and is made as [ record / here / voice data ]. An area where a musical piece which should be reproduced at the time of reproduction is recorded is distinguished from U-TOC, the area is accessed, and reproduction motion is performed.

[0082] Into a sector (sector 0) of U-TOC shown in drawing 15. Like P-TOC, first, are provided, and a header

continuously in a prescribed address position. A manufacturer code, a model code, a tune number of the first musical piece (First TNO), A tune number (Last TNO) of the last musical piece, a sector operating condition, a disk serial number, In order to identify by making it correspond to a management table part which mentions later a field, a non-record section, etc. of a musical piece which data of disk ID etc. is recorded and is recorded by a user recorded further, A field where various kinds of table pointers (P-DFA, P-EMPTY, P-FRA, P-TNO1-P-TNO255) are recorded as a correspondence table indicative data part is prepared.

[0083]and a table pointer (P-DFA-P-TNO255) of a correspondence table indicative data part as the management table part made to correspond (01h) - (FFh) up to -- 255 part tables, [ provide and ] Mode information (track mode) of a start address which serves as a starting point about a certain segment as well as the P-TOC sector 0 of above-mentioned drawing 14, an end address used as a termination, and its segment is recorded on each part table.

Since a segment shown with each part table continues to other segments and may furthermore be connected with them in the case of this U-TOC sector 0, It is made as [ record / link information which shows a part table in which the start address and end address of a segment which are connected are recorded ].

[0084]As the 24 bits (3 bytes) start address in these part tables and an end address are shown in drawing 17 (b), top 14 bits considers the next 6 bits as a cluster address, they is made into a sector address, and let 4 bits of low ranks be sound group addresses.

[0085]With this kind of recording and reproducing device, as mentioned above discontinuously, for example on the data physics target of one musical piece, That is, since it is convenient to reproduction motion by playing accessing between segments even if recorded over two or more segments, about the musical piece which a user records, it may divide and record on a multiple segment from the purposes, such as efficiency use etc. of the area which can be recorded. By therefore, the number (01h) - (FFh) (shown by the numerical value actually made the byte position in the U-TOC sector 0 by predetermined data processing) which link information was established, for example, were given to each part table. It is made as [ connect / a part table ] by specifying the part table which should be connected. (Since segment division is not usually carried out about the musical piece recorded still more nearly beforehand, in the P-TOC sector 0, all link information is made into "(00h)" like said drawing 14.)

[0086]That is, in a management table part in the U-TOC sector 0, One part table is expressing one segment, for example, management of the segment position is made with three part tables connected by link information about a musical piece which three segments are connected and is constituted.

[0087]it can set to a management table part of the U-TOC sector 0 (01h) -- each part table to - (FFh), The contents of the segment are shown as follows by table pointer (P-DFA, P-EMPTY, P-FRA, P-TNO1-P-TNO255) in a correspondence table indicative data part.

[0088]Table pointer P-DFA is attached and shown in a defect region on the magneto-optical disc 1, and specifies a part table of a head in one a part table or two or more part tables in which a track portion (= segment) used as a defect region by a crack etc. was shown. that is, when a defective segment exists, it sets to table pointer P-DFA (01h) -- it is recorded any of - (FFh) they are and a defective segment is shown to a part table equivalent to it by a start and end address. When a defective segment exists in others, other part tables are specified as link information in the part table, and a defective segment is shown also in the part table. And when there is no defective segment of further others, link information is made into "(00h)", and is henceforth made to have no link.

[0089]Table pointer P-EMPTY is what shows the part table of the head of 1 in a management table part, or two or more intact part tables, When an intact part table exists, it is recorded as table pointer P-EMPTY (01h) any of - (FFh) they are. When two or more intact part tables exist, the part table is specified one by one by link information from the part table specified by table pointer P-EMPTY, and all the intact part tables are connected on a management table part.

[0090]For example, since all part tables are not used if it is a magneto-optical disc where record of voice data, such as a musical piece, is not made at all and which does not have a defect, either, For example, a part table (01h) is specified by table pointer P-EMPTY, moreover -- a part table (02h) is specified as link information of a part table (01h), and a part table (03) is specified as link information of a part table (02h) -- \*\*\*\*\* -- even a part table (FFh) is connected like. In this case, link information of a part table (FFh) is made into "(00h)" which shows

those without connection henceforth.

[0091]Table pointer P-FRA shows the free area (an elimination field is included) which can write in the data on the magneto-optical disc 1, and specifies the part table of the head in 1 the track portion (= segment) used as a free area was indicated to be, or two or more part tables. that is, when a free area exists, it sets to table pointer P-FRA (01h) -- it is recorded any of - (FFh) they are and the segment which is a free area is shown to the part table equivalent to it by the start and the end address. When there are two or more such segments, that is, there are two or more part tables, link information is specified one by one even to the part table used as "(00h)" by link information.

[0092]A part table shows typically the controlled state of the segment used as a free area to drawing 16. When the segment (03h) (18h) (1Fh) (2Bh) (E3h) is made into the free area, this, The state where this state is expressed by the link of the part table (03h) (18h) (1Fh) (2Bh) (E3h) following on correspondence table indicative data P-FRA is shown. It becomes that the above-mentioned defect region and the management form of an intact part table are the same as that of this.

[0093]Table pointer P-TNO1 - P-TNO255 show the musical piece by which the user recorded on the magneto-optical disc 1.

For example, in table pointer P-TNO1, the part table in which the segment of 1 on which the data of the 1st music was recorded, or two or more segments which comes first in time was shown is specified.

[0094]For example, when the musical piece made into the 1st music is recorded, without dividing a track on a disk (with that is, one segment), the record section of the 1st music is recorded as the start in the part table shown by table pointer P-TNO1, and an end address.

[0095]When the musical piece made into the 2nd music, for example is discretely recorded on two or more segments on the disk, in order to show the recording position of the musical piece, each segment is specified according to a time order. That is, even the part table in which other part tables are further specified according to a time order one by one by link information, and link information becomes "(00h)" from the part table specified as table pointer P-TNO2 is connected (the same form as the above and drawing 16). Thus, for example, by specifying

all the segments on which the data which constitutes the 2nd music was recorded one by one, and recording them, When performing the time of reproduction of the 2nd music, and the Oba light to that field of the 2nd music using the data of this U-TOC sector 0, the optical head 3 and the magnetic head 6 are made to access, continuous music information is taken out from a discrete segment, or the record which carried out efficiency use of the recording area is attained.

[0096]A musical piece, a free area, etc. which the area management on a disk was made by P-TOC, and were recorded in the recordable user area are performed by U-TOC as mentioned above.

[0097]Although made as [ refer to / the system controller 11 / such TOC information is read into buffer RAM13, and / this ], when erasing operation is performed as mentioned above for example, U-TOC editing processing including the merge processing which vanishes a trash area will be performed. And it has the suitable composition for this processing, and the memory controller and memory data search circuit of this example are constituted. It will be constituted as a memory controller of this example by the control facility to the memory controller 12 of the memory controller 12 in the recording and reproducing device of drawing 1, and the system controller 11, The memory data search circuit of this example is provided inside the memory controller 12.

[0098]Hereafter, these memory controllers, a memory data search circuit, and the U-TOC editing processing performed are explained using drawing 2 ~ drawing 13. Drawing 2 is a block diagram showing the internal configuration of the memory controller 12. 30 is a disk drive interface part and performs maintenance and transfer

of the record / regenerative data Dt to the disk drive side 8, i.e., an encoder/decoder section, and TOC information Tdt.

[0099]31 is a RAM data interface part and performs writing / read-out of data, and maintenance of these data to buffer RAM13. The data used as writing / read-out object serves as record / regenerative data Dt, and TOC information Tdt. 32 is a speech compression interface part and performs the maintenance and transfer of record / regenerative data Dt to the voice compression section 14, i.e., an encoder/decoder section.

[0100]33 is a controller interface part and becomes an interface to the system controller 11. Here, delivery of TOC information Tdt, inputs of the control signal from the system controller 11, and such data-hold are performed between the system controllers 11.

[0101]34 is an address counter, generates a write address/read address ( $M_{Ad}$ ) based on the control signal from the system controller 11, and is outputted to buffer RAM13.

[0102]35 is a memory data search circuit, and if the various control signals from the system controller 11 are inputted via the controller interface part 33, it is made as [ perform / retrieving operation of TOC information Tdt held buffer RAM13 based on it ]. B shows the control bus which has connected each part.

[0103]The composition of the memory data search circuit 35 is shown in drawing 3. The base address register in which 40 is constituted by the output selection part and 41 is constituted by the D flip-flop is shown. Base address  $AD_{ref}$  supplied via the controller interface part 33 from the system controller 11 is set in this base address register 41. The start address or end address of a segment which becomes this base address  $AD_{ref}$  with a standard in the U-TOC editing processing mentioned later will be equivalent to this.

[0104]The output selection part 40 outputs retrieval object address  $AD_R$  which should be compared with base address  $AD_{ref}$  from the data (data in the part table of U-TOC) read from buffer RAM13 at the time of the retrieving operation mentioned later, for example.

[0105]43 is a contiguity address register constituted by the D flip-flop, and is made as [ latch / address  $AD_R$  outputted from the output selection part 42 ]. Eventually, address  $AD_{prev}$  latched to this contiguity address register 42 becomes a search address called for by the retrieval processing of this memory data search circuit 34.

[0106]A temporary register is shown, and the link information (or table pointer) currently recorded on the same part table as retrieval object address  $AD_R$  outputted from the output selection part 40 is inputted, for example, 43 is two steps of register composition, The link information inputted this time and the link information inputted last time are held. Link information which it is inputted last time and held is made into retrieval object part information  $LK_R$ .

[0107]44 is a link register and is made as [ latch / retrieval object part information  $LK_R$  outputted from the temporary register 43 / as search part information  $LK_{prev}$  ]. This link register 44 comprises a D flip-flop.

[0108]The comparing element with which 45 compares base address  $AD_{ref}$  latched to the base address register 41 and retrieval object address  $AD_R$  outputted from the output selection part 40, and 46, It is a comparing element which compares retrieval object address  $AD_R$  outputted from the output selection part 40 with search address  $AD_{prev}$  latched to the contiguity address register 42.

[0109]47 shows control logic and outputs a latch signal to the contiguity address register 42 and the link register 44 based on the comparison result by the comparing elements 45 and 46. To the contiguity address register 42, make into new search address  $AD_{prev}$ , retrieval object address  $AD_R$  outputted from the output selection part 40.

Perform updating operation of search address  $AD_{prev}$ , and the link register 44 is received, Updating operation of



search part information  $LK_{prev}$  is performed so that retrieval object part information  $LK_R$  latched to the temporary register 43 may turn into new search part information  $LK_{prev}$ .

[0110]By forming such a memory data search circuit 35 in the memory controller 12, For example, when edit of U-TOC is made according to having eliminated a certain musical piece, The segment before and behind the segment (segment used as the standard of edit) from which the musical piece was eliminated is searched, When a trash area exists, merge processing which cancels the trash area is performed, but (refer to said drawing 20 ~ drawing 24). Processing which searches the segment before and behind the segment which serves as a standard of required edit at this time will be performed by this memory data search circuit 35, and it becomes unnecessary for the system controller 11 to perform a search.

[0111]It explains referring to the flow chart of drawing 4 and drawing 9 for the merge processing in the case of U-TOC editing processing. Merge processing has the merge processing ahead of a segment (disk inner circumference side) and the back (disk periphery side) merge processing used as an edit standard, divides processing of the system controller 11 about this into drawing 4 and drawing 9, and explains it.

[0112]Processing of the system controller 11 as front merge processing becomes as drawing 4. First, the system controller 11 makes the start address of the segment used as an edit standard base address  $N_{ref}$ , and sets it inside (F101). For example, as shown in drawing 5 ~ drawing 8, supposing the musical piece is recorded on the segment (slash part) of address  $A_{26} - A_{27}$  on the disk 1 and merge processing is performed according to having eliminated this, The segment of that address  $A_{26}$  that is eliminated and changes to a free area -  $A_{27}$  turns into a segment (standard free area) of an edit standard, and start address  $A_{26}$  of this standard free area is set as base address  $N_{ref}$ .

[0113]Drawing 5 ~ drawing 8 are what shows various cases about the front of the standard free area, When, as for drawing 5 (a), the segment on which the musical piece is recorded via the trash area ahead of the standard free area exists, When the segment on which the musical piece is recorded immediately exists in the front of a standard free area and drawing 6 does not have a trash area, When the segment from which drawing 7 (a) serves as a free area via a trash area ahead [ of a standard free area ] exists, Drawing 8 (a) shows the case where the segment which serves as a free area immediately exists, and the front of a standard free area does not have a trash area, and the following front merge processings distinguish whether the present state is in the state applicable to these any, and perform merge processing according to it.

[0114]If base address  $N_{ref}$  is set, the system controller 11 will perform front search mode to the memory controller 12 next. That is, the memory controller 12 is made to distinguish whether the front adjoining position of a standard free area is in which state of drawing 5 (a), drawing 6, drawing 7 (a), and drawing 8 (a) (F102).

[0115]For this reason, while supplying base address  $N_{ref}$  to the base address register 41 of the memory data search circuit 35 via the controller interface part 33 of the memory controller 12, latch control commands are supplied, Base address  $N_{ref}$  is made to hold as base address  $AD_{ref}$  to the base address register 41.

[0116]To the contiguity address register 42, address  $A_{MIN}$  is similarly supplied as an initial value of search address  $AD_{prev}$ , and this is made to latch. Address  $A_{MIN}$  is an address of the head position of a recordable user area, as

shown in drawing 20. Search part information  $LK_{prev}$  of the link register 44 is cleared.

[0117]Search mode signal  $S_{SM}$  is outputted to the output selection part 40 and the control logic 47. It becomes a signal which makes it discriminate from search mode signal  $S_{SM}$  whether front merge processing is performed to the memory data search circuit 35, or back merge processing is performed.

[0118]Supply of search mode signal  $S_{SM}$  which shows front merge processing will set the output selection part 40 so that an end address may be outputted as retrieval object address  $AD_R$  among address information of a part table in read U-TOC.

[0119]Front merge processing by shown search mode signal  $S_{SM}$  the control logic 47, By comparison of base address  $AD_{ref}$  in the comparing element 45, and retrieval object address  $AD_R$ . When  $AD_R < AD_{ref}$  is obtained and  $AD_{prev} < AD_R$  is obtained by comparison of search address  $AD_{prev}$  in the comparing element 46, and retrieval object address  $AD_R$ , A latch control signal is outputted to the contiguity address register 42 and the link register 44, and it is set so that renewal of search address  $AD_{prev}$  and search part information  $LK_{prev}$  may be performed.

[0120]And when considering front search mode as one in this way to the memory controller 12, the system controller 11, It controls to make a search about a part table first led from table pointer P-FRA perform about U-TOC currently held buffer RAM13 (F103). That is, the memory controller 12 is made to perform a lead scan of a part table about a free area. And it stands by until this lead scan is completed (F104).

[0121]In this lead scan, the segment made into the free area of the ahead nearest position to the standard free area will be searched in the memory data search circuit 35 of the memory controller 12. Namely, the memory controller 33 generates the address about the part table led from table pointer P-FRA by the address counter 34 one by one. Thereby, the data of the part table for a free area is incorporated one by one via the RAM data interface part 31. It becomes data incorporated from one part table here with all the 8 bytes of 3 bytes of start address, 3 bytes of end address, 1 byte of track mode information, and 1 byte of link information.

[0122]If the memory data search circuit 35 incorporates these data via the controller interface part 33, link information will be first incorporated into the temporary register 43.

[0123]However, table pointer P-FRA is incorporated into the temporary register 43 in the case of this lead scan start, When the first part table is read, the value of table pointer P-FRA is held as last link information at the temporary register 43, The link information incorporated the value of this table pointer P-FRA and this time will be held by two steps of register composition, respectively. And the temporary register 43 will hold the value of table pointer P-FRA as retrieval object part information  $LK_R$  at this time.

[0124]From the output selection part 40, the end address recorded on the part table is outputted as retrieval object address  $AD_R$ . And base address  $AD_{ref}$  (in this case, address  $A_{26}$ ) and retrieval object address  $AD_R$  (end address of that part table) are compared by the comparing element 45.

[0125]When considered as  $AD_R > AD_{ref}$  here, It will be shown that the read part table is a part table about the segment back located rather than a standard free area, On the contrary, when it is  $AD_R < AD_{ref}$ , it will be shown that the read part table is a part table about the segment ahead located rather than a standard free area.

[0126]Search address  $AD_{prev}$  (in this case, address  $A_{MIN}$  which is an initial value at first), and retrieval object address  $AD_R$  (end address of the read part table) are compared by the comparing element 46.

[0127]When considered as  $AD_R > AD_{prev}$  here, The read part table will be a back segment from the segment an end address is indicated to be to search address  $AD_{prev}$ . On the other hand, when it is  $AD_R < AD_{prev}$ , the read part table

will be a front segment from the segment an end address is indicated to be to search address  $AD_{prev}$ . However, about the part table read when search address  $AD_{prev}$  had not been updated once yet, since search address  $AD_{prev}$  compared is made into initial value  $A_{MIN}$ , it certainly becomes  $AD_R > AD_{prev}$ .

[0128] Here, if [ the comparing element 45 ]  $AD_R < AD_{ref}$  (when search address  $AD_{prev}$  is initial value  $A_{MIN}$ ) The read part table out of which the result  $AD_R > AD_{prev}$  comes by the comparing element 46, Rather than a standard free area, are the front and it is judged as the part table showing the segment of the free area located in a comparatively near position, The control logic 47 outputs a latch control signal to the contiguity address register 42 and the link register 44, Retrieval object part information  $LK_R$  which made address  $AD_R$  new search address  $AD_{prev}$  and was latched to the temporary register 43 is made to latch to the link register 44 as search part information  $LK_{prev}$ .

[0129] Since it is the link information (in this case, it becomes a value of table pointer P-FRA namely) in the part table which was read as for retrieval object part information  $LK_R$  in the temporary register 43, i.e., last time, Thus, at the same time search address  $AD_{prev}$  in the contiguity address register 42 is updated, The position information on the part table in which the end address used as the value of the updated  $AD_{prev}$  was recorded will be held as search part information  $LK_{prev}$  at the link register 44.

[0130] The position of the part table in which holding the end address of the segment ahead of a standard free area as search address  $AD_{prev}$  and showing the segment by this is shown as search link information  $LK_{prev}$ .

[0131] Then, the part table linked from that part table according to the lead scan will be read, and the link information in this part table is incorporated into the temporary register 43. At this time, the position on U-TOC of the part table which retrieval object part information  $LK_R$  in the temporary register 43 became the link information incorporated last time, namely, was incorporated by retrieval object part information  $LK_R$  this time will be shown. The end address of the part table is outputted as retrieval object address  $AD_R$  from the output selection part 40.

[0132] At this time, that retrieval object address  $AD_R$  and base address  $AD_{ref}$  are compared by the comparing element 45, Furthermore retrieval object address  $AD_R$  and search address  $AD_{prev}$  are compared by the comparing element 46, and if it is result  $AD_R < AD_{ref}$  and is moreover  $AD_R > AD_{prev}$  The read part table will be a part table to the segment which has an end address in a nearer position by front sides to a standard free area rather than the part table currently held as search address  $AD_{prev}$  at the time.

[0133] Therefore, the control logic 47 makes the contiguity address register 42 and the link register 44 perform a latch, It is made to update so that search address  $AD_{prev}$  may be made into the end address in the read part table, It is made to be updated by the link information which shows the position of that read part table as search part information  $LK_{prev}$ , i.e., the value currently held as retrieval object part information  $LK_R$  at the temporary register 43 at this time.

[0134] Then, although the part table linked will be read one by one, The comparison operations by the comparing elements 45 and 46 are performed each time, and if it is result  $AD_R < AD_{ref}$  and is moreover  $AD_R > AD_{prev}$  Search address  $AD_{prev}$  of the contiguity address register 42 and search part information  $LK_{prev}$  of the link register 44 are updated, On the other hand, when the result of  $AD_R < AD_{ref}$  and  $AD_R > AD_{prev}$  is not obtained, The value at the time of the last updating is held as it is, without updating search address  $AD_{prev}$  of the contiguity address register 42,

and search part information  $LK_{prev}$  of the link register 44.

[0135]Therefore, if such operation is performed in the memory data search circuit 35 according to the lead scan about all the part tables led from table pointer P-FRA, when it will be completed, The part table in which holding the end address of the segment which serves as the nearest free area among front sides to the standard free area as search address  $AD_{prev}$ , and showing the segment will be held as search part information  $LK_{prev}$ .

[0136]After the lead scan of the part table from table pointer P-FRA by the memory controller 12 is completed, Processing of the system controller 11 progresses to Step F105 of drawing 4, and search address  $AD_{prev}$  and

search part information  $LK_{prev}$  which are held in the memory data search circuit 35 are incorporated. And search address  $AD_{prev}$  is held as contiguity free area address  $N_1$ , and search part information  $LK_{prev}$  is held as contiguity free area part information  $NL_1$ .

[0137]Then, the system controller 11 receives the memory data search circuit 35 of the memory controller 12 again, Address  $A_{MIN}$  is set in the contiguity address register 42 as search address  $AD_{prev}$  as an initial value, and search part information  $LK_{prev}$  of the link register 44 is cleared further (F106).

[0138]And if the system controller 11 sets the memory data search circuit 35 in this way to the memory controller 12, the memory controller 12 is received, It controls to carry out sequential execution of the search about a part table led from each of table pointer P-TNO1 - P-TNO255 shortly about U-TOC currently held buffer RAM13 (F108). That is, a lead scan of a part table about a segment (musical piece area) by which a musical piece is recorded on the memory controller 12 is performed. And it stands by until this lead scan is completed (F109).

[0139]In this lead scan, a segment which serves as a musical piece area of the ahead nearest position to a standard free area will be searched in the memory data search circuit 35 of the memory controller 12.

[0140]Namely, the memory controller 33 generates the address about the part table led from table pointer P-TNO1 by the address counter 34 one by one, Thereby, the data of the part table for 1 or two or more segments of the 1st music is incorporated one by one via the RAM data interface part 31. It becomes data incorporated from one part table here with all the 8 bytes of 3 bytes of start address, 3 bytes of end address, 1 byte of track mode information, and 1 byte of link information.

[0141]When the lead scan of the part table about the 1st music is completed, as the 2nd music continuously The part table from table pointer P-TNO2, Then, the part table corresponding to the segment about all the musical pieces which a lead scan is carried out one by one with the part table from table pointer P-TNO3, therefore are recorded as the 3rd music is read from buffer RAM13 one by one.

[0142]If the data of these part tables is incorporated via the controller interface part 33, the memory data search circuit 35, Like the case of the part table about the above-mentioned free area, the comparison processing of the end address of each segment, Maintenance of the last link information is made, and according to the comparison result of the comparing elements 45 and 46, if it is  $AD_R > AD_{prev}$  and  $AD_R < AD_{ref}$ , It is judged as the part table showing the segment of the musical piece area which is the front and is located in a comparatively near position rather than a standard free area, and, as for the read part table, a latch control signal is outputted to the contiguity address register 42 and the link register 44 from the control logic 47. And retrieval object part information  $LK_R$  which made address  $AD_R$  new search address  $AD_{prev}$ , and was latched to the temporary register 43 is made to latch to the link register 44 as search part information  $LK_{prev}$ .

[0143]Then, although the part table will be read one by one, The comparison operations by the comparing elements 45 and 46 are performed each time, and if it is result  $AD_R < AD_{ref}$  and is moreover  $AD_R > AD_{prev}$ , Search address  $AD_{prev}$  of the contiguity address register 42 and search part information  $LK_{prev}$  of the link register 44 are

updated, On the other hand, when the result of  $AD_R < AD_{ref}$  and  $AD_R > AD_{prev}$  is not obtained, The value at the time of the last updating is held as it is, without updating search address  $AD_{prev}$  of the contiguity address register 42, and search part information  $LK_{prev}$  of the link register 44.

[0144]Therefore, such operation is table pointer P-TNO1-P-TNO255 (however, since a part table does not exist about the table pointer made into "00 of P-TNO1 - P-TNO255h".) in the memory data search circuit 35. If it becomes unnecessary [ a lead scan ], only three music is recorded, for example and it performs according to the lead scan about all the part tables led from the lead scan about table pointer P-TNO4 - P-TNO255 being unnecessary, When it is completed, the end address of the segment which serves as the nearest musical piece area among front sides to the standard free area is held as search address  $AD_{prev}$ . The part table showing the segment will be held as search part information  $LK_{prev}$ .

[0145]After the lead scan of the part table from table pointer P-TNO1-P-TNO255 by the memory controller 12 is completed, Processing of the system controller 11 progresses to Step F109 of drawing 4, and search address  $AD_{prev}$  and search part information  $LK_{prev}$  which are held in the memory data search circuit 35 are incorporated. And search address  $AD_{prev}$  is held as contiguity musical piece area address  $N_2$ , and search part information  $LK_{prev}$  is held as contiguity musical piece area part information  $NL_2$ .

[0146]At this time, the system controller 11 compares contiguity free area address  $N_1$  with contiguity musical piece area address  $N_2$  (F110). It understands whether the free area is located in front of a standard free area by this comparison, and whether the musical piece area is located.

[0147]For example, when the musical piece area exists just before a standard free area like drawing 5 (a) and drawing 6, Contiguity free area address  $N_1$  is equivalent to address  $A_{21}$  so that it may illustrate, and contiguity musical piece area address  $N_2$  is equivalent to address  $A_{23}$ , namely, it becomes  $N_1 < N_2$ . On the other hand, when the free area exists just before a standard free area like drawing 7 (a) and drawing 8 (a), Contiguity free area address  $N_1$  is equivalent to address  $A_{23}$  so that it may illustrate, and contiguity musical piece area address  $N_2$  is equivalent to address  $A_{21}$ , namely, it becomes  $N_1 > N_2$ .

[0148]When it is considered as  $N_1 < N_2$  at Step F110 and the front is distinguished from a musical piece area, Then, contiguity musical piece area address  $N_2$  is subtracted from base address  $N_{ref}$ , and it is distinguished whether the trash area exists by this between a standard free area and the musical piece area in front of that (F111).

[0149]If the difference of contiguity musical piece area address  $N_2$  and base address  $N_{ref}$  is 1 sound group's difference that is, a standard free area and the musical piece area in front of that will adjoin thoroughly, and a trash area will not exist. That is, it is distinguished that it is in the state of drawing 6. In this case, which ends front merge processing since the merge processing to a trash area is unnecessary (F111 ->YES).

[0150]However, if the difference of contiguity musical piece area address  $N_2$  and base address  $N_{ref}$  is a difference more than 2 sound groups that is, a trash area will exist between a standard free area and the musical piece area in front of that, namely, it will be distinguished that it is in the state of drawing 5 (a).

[0151]In this case, (F111->F112) which performs merge processing to a trash area. That is, as shown in drawing 5 (b), the start address of a standard free area is changed into address  $A_{24}$  from address  $A_{26}$ , and is held. This address

$A_{24}$  is computed by the operation of the contiguity musical piece area address  $N_2+1$ . By this, within the system controller 11, a standard free area will adjoin the last musical piece area thoroughly, and will be grasped as a state whose trash area was lost.

[0152] (F110->F113) which will perform merge processing without distinguishing the existence of a trash area when it is considered as  $N_1 > N_2$  at Step F110 and the front is distinguished from a free area. That is, by compounding a front free area and standard free area, even if a trash area exists, it will be canceled automatically.

[0153] For example, a standard free area and the free area in front of that adjoin thoroughly like drawing 8 (a), and a trash area by the case where it does not exist. Start address  $A_{24}$  of a standard free area is grasped as start address  $A_{22}$  of a front free area, and address  $A_{22} - A_{27}$  are newly grasped as a standard free area like drawing 8

(b).

[0154] After this front merge processing and the back merge processing mentioned later are completed, rewriting edit of U-TOC is performed, but. When actually editing U-TOC, processing which changes into  $A_{27}$  from  $A_{23}$  the end address in the part table in which the segment of the free area from address  $A_{22}$  was shown will be performed.

However, when a free area is further compounded also back by the back merge processing mentioned later, the end address of the part table which makes address  $A_{22}$  a start address according to it will be rewritten by the end address of the free area of the back.

[0155] Even if the trash area exists between a standard free area and the free area in front of that, for example like drawing 7 (a), Start address  $A_{24}$  of a standard free area is similarly grasped as start address  $A_{22}$  of a front free area, By newly grasping address  $A_{22} - A_{27}$  as a standard free area like drawing 7 (b), a trash area will disappear automatically.

[0156] If the above front merge processing is completed, the system controller 11 will perform the back merge twist from a standard free address shortly.

[0157] Processing of the system controller 11 as back merge processing becomes as drawing 9. First, the system controller 11 makes the end address of the segment used as an edit standard base address  $N_{ref}$ , and sets it inside (F201). For example, as shown in drawing 10 - drawing 13, when being considered as the standard free area (slash part) after the front merge processing which the segment [ of address  $A_{24} - A_{27}$  ] or  $A_{24} - A_{29}$  segment mentioned above on the disk 1, End address  $A_{27}$  (it is  $A_{29}$  in the case of drawing 11) of this standard free area is set as base address  $N_{ref}$ .

[0158] Drawing 10 - drawing 13 are what shows various cases about the back of the standard free area, When, as for drawing 10 (a), the segment by which the musical piece is recorded via the trash area behind the standard free area exists, When the segment on which the musical piece is recorded immediately exists in the back of a standard free area and drawing 11 does not have a trash area, When the segment from which drawing 12 (a) serves as a free area via a trash area behind a standard free area exists, Drawing 13 (a) shows the case where the segment which serves as a free area immediately exists, and there is no trash area, and the back of a standard free area the following back merge processings, It distinguishes whether the present state is in the state applicable to these any, and merge processing is performed according to it.

[0159] If base address  $N_{ref}$  is set, the system controller 11 will perform back search mode to the memory controller 12 next. That is, the memory controller 12 is made to distinguish whether the back adjoining position of a standard free area is in which state of drawing 10 (a), drawing 11, drawing 12 (a), and drawing 13 (a) (F202).

[0160] For this reason, while supplying base address  $N_{ref}$  to the base address register 41 of the memory data search circuit 35 via the controller interface part 33 of the memory controller 12, latch control commands are supplied, Base address  $N_{ref}$  is made to hold as base address  $AD_{ref}$  to the base address register 41. That is, this base address turns into an end address of a standard free area contrary to the case of front merge processing having been a start address of the standard free area.

[0161] To the contiguity address register 42, address  $A_{MAX}$  is similarly supplied as an initial value, and this is made to latch. Address  $A_{MAX}$  is an address of the last position of a recordable user area, as shown in drawing 20, and it becomes an address in front of [ of lead-out start address  $RO_A$  ] one. Search part information  $LK_{prev}$  of the link register 44 is cleared.

[0162] Search mode signal  $S_{SM}$  is outputted to the output selection part 40 and the control logic 47. With search mode signal  $S_{SM}$  in this case. It is a signal which makes it identify whether front merge processing is performed to the memory data search circuit 35 as mentioned above, or back merge processing is performed. When search mode signal  $S_{SM}$  which shows back merge processing is supplied, the output selection part 40 is set so that a start address may be outputted as retrieval object address  $AD_R$  among the address information of the part table in read U-TOC.

[0163] Back merge processing by shown search mode signal  $S_{SM}$  the control logic 47, By comparison of base address  $AD_{ref}$  in the comparing element 45, and retrieval object address  $AD_R$ . When  $AD_R > AD_{ref}$  is obtained and  $AD_{prev} > AD_R$  is obtained by comparison of search address  $AD_{prev}$  in the comparing element 46, and retrieval object address  $AD_R$ , A latch control signal is outputted to the contiguity address register 42 and the link register 44, and it is set so that renewal of search address  $AD_{prev}$  and search part information  $LK_{prev}$  may be performed.

[0164] And when considering back search mode as one in this way to the memory controller 12, the system controller 11, It controls to make a search about a part table first led from table pointer P-FRA perform about U-TOC currently held buffer RAM13 (F203). That is, the memory controller 12 is made to perform a lead scan of a part table about a free area. And it stands by until this lead scan is completed (F204).

[0165] In this lead scan, a segment made into a free area of the behind nearest position to a standard free area will be searched in the memory data search circuit 35 of the memory controller 12. Namely, the memory controller 33 generates an address about a part table led from table pointer P-FRA by the address counter 34 one by one, Thereby, data of a part table for a free area is incorporated one by one via the RAM data interface part 31. That is, all the 8 bytes - TA of 3 bytes of start address, 3 bytes of end address, 1 byte of track mode information, and 1 byte of link information is incorporated from one part table like the time of front merge processing.

[0166] If the memory data search circuit 35 incorporates these data via the controller interface part 33, link information will be first incorporated into the temporary register 43.

[0167] However, table pointer P-FRA is incorporated into the temporary register 43 in the case of this lead scan start, When the first part table is read, the value of table pointer P-FRA is held as last link information at the temporary register 43, The link information incorporated the value of this table pointer P-FRA and this time will be held by two steps of register composition, respectively. And the temporary register 43 will hold the value of table pointer P-FRA as retrieval object part information  $LK_R$  at this time.

[0168]From the output selection part 40, the start address recorded on the part table is outputted as retrieval object address  $AD_R$ . And base address  $AD_{ref}$  (in this case, address  $A_{27}$ ) and retrieval object address  $AD_R$  (start address of that part table) are compared by the comparing element 45. When considered as  $AD_R > AD_{ref}$  here, It will be shown that the read part table is a part table about the segment back located rather than a standard free area. On the contrary, when it is  $AD_R < AD_{ref}$ , it will be shown that the read part table is a part table about the segment ahead located rather than a standard free area.

[0169]Search address  $AD_{prev}$  (in this case, address  $A_{MAX}$  which is an initial value at first), and retrieval object address  $AD_R$  (start address of the read part table) are compared by the comparing element 46.

[0170]When considered as  $AD_R > AD_{prev}$  here, The read part table will be a back segment from the segment a start address is indicated to be to search address  $AD_{prev}$ . On the other hand, when it is  $AD_R < AD_{prev}$ , the read part table will be a back segment from the segment a start address is indicated to be to search address  $AD_{prev}$ . However, about the part table read when search address  $AD_{prev}$  was still updated never, since search address  $AD_{prev}$  compared is made into initial value  $A_{MAX}$ , it certainly becomes  $AD_R < AD_{prev}$ .

[0171]Here, if [ the comparing element 45 ]  $AD_R > AD_{ref}$  (when search address  $AD_{prev}$  is initial value  $A_{MAX}$ ) The read part table out of which the result  $AD_R < AD_{prev}$  comes in the comparing element 46, Rather than a standard free area, are back and it is judged as the part table showing the segment of the free area located in a comparatively near position. The control logic 47 outputs a latch control signal to the contiguity address register 42 and the link register 44, Retrieval object part information  $LK_R$  which made address  $AD_R$  new search address  $AD_{prev}$  and was latched to the temporary register 43 is made to latch to the link register 44 as search part information  $LK_{prev}$ .

[0172]Since it is the link information (it may become a value of table pointer P-FRA at this time) in the part table which was read as for retrieval object part information  $LK_R$  in the temporary register 43, i.e., last time, Thus, at the same time search address  $AD_{prev}$  in the contiguity address register 42 is updated, The position information on the part table in which the end address used as the value of the updated  $AD_{prev}$  was recorded will be held as search part information  $LK_{prev}$  at the link register 44.

[0173]The position of the part table in which holding the start address of the segment behind a standard free area as search address  $AD_{prev}$ , and showing the segment by this is shown as search link information  $LK_{prev}$ .

[0174]Then, the part table linked from that part table according to the lead scan will be read, and the link information in this part table is incorporated into the temporary register 43. At this time, the position on U-TOC of the part table which retrieval object part information  $LK_R$  in the temporary register 43 became the link information incorporated last time, namely, was incorporated by retrieval object part information  $LK_R$  this time will be shown. The start address of the part table is outputted as retrieval object address  $AD_R$  from the output selection part 40.

[0175]At this time, that retrieval object address  $AD_R$  and base address  $AD_{ref}$  are compared by the comparing element 45, Furthermore retrieval object address  $AD_R$  and search address  $AD_{prev}$  are compared by the comparing element 46, and if it is result  $AD_R > AD_{ref}$  and is moreover  $AD_R < AD_{prev}$ . The read part table will be a part table to the segment which has a start address in a nearer position by the back side to a standard free area rather than the part table currently held as search address  $AD_{prev}$  at the time.



[0176]Therefore, the control logic 47 makes the contiguity address register 42 and the link register 44 perform a latch. It is made to update so that search address  $AD_{prev}$  may be made into the start address in the read part table. It is made to be updated by the link information which shows the position of that read part table as search part information  $LK_{prev}$ , i.e., the value currently held as retrieval object part information  $LK_R$  at the temporary register 43 at this time.

[0177]Then, although the part table linked will be read one by one, The comparison operations by the comparing elements 45 and 46 are performed each time, and if it is result  $AD_R > AD_{ref}$  and is moreover  $AD_R < AD_{prev}$ , Search address  $AD_{prev}$  of the contiguity address register 42 and search part information  $LK_{prev}$  of the link register 44 are updated. On the other hand, when the result of  $AD_R > AD_{ref}$  and  $AD_R < AD_{prev}$  is not obtained, The value at the time of the last updating is held as it is, without updating search address  $AD_{prev}$  of the contiguity address register 42, and search part information  $LK_{prev}$  of the link register 44.

[0178]Therefore, if such operation is performed in the memory data search circuit 35 according to the lead scan about all the part tables led from table pointer P-FRA, when it will be completed, The part table in which holding the start address of the segment which serves as the nearest free area among the back sides to the standard free area as search address  $AD_{prev}$ , and showing the segment will be held as search part information  $LK_{prev}$ .

[0179]After the lead scan of the part table from table pointer P-FRA by the memory controller 12 is completed, Processing of the system controller 11 progresses to Step F205 of drawing 9, and search address  $AD_{prev}$  and search part information  $LK_{prev}$  which are held in the memory data search circuit 35 are incorporated. And search address  $AD_{prev}$  is held as contiguity free area address  $N_I$ , and search part information  $LK_{prev}$  is held as contiguity free area part information  $NL_1$ .

[0180]Then, the system controller 11 receives the memory data search circuit 35 of the memory controller 12 again, Address  $A_{MAX}$  is set in the contiguity address register 42 as search address  $AD_{prev}$  as an initial value, and search part information  $LK_{prev}$  of the link register 44 is cleared further (F206).

[0181]And if the system controller 11 sets the memory data search circuit 35 in this way to the memory controller 12, the memory controller 12 is received. It controls to carry out sequential execution of the search about the part table led from each of table pointer P-TNO1 - P-TNO255 shortly about U-TOC currently held buffer RAM13 (F208). That is, the lead scan of the part table about the segment (musical piece area) by which the musical piece is recorded on the memory controller 12 is performed. And it stands by until this lead scan is completed (F209).

[0182]In this lead scan, the segment which serves as a musical piece area of the behind nearest position to a standard free area will be searched in the memory data search circuit 35 of the memory controller 12. Namely, the memory controller 33 generates the address about the part table led from table pointer P-TNO1 by the address counter 34 one by one. Thereby, the data of the part table for 1 or two or more segments of the 1st music is incorporated one by one via the RAM data interface part 31. It becomes data incorporated from one part table here with all the 8 bytes of 3 bytes of start address, 3 bytes of end address, 1 byte of track mode information, and 1 byte of link information.

[0183]When the lead scan of the part table about the 1st music is completed, as the 2nd music continuously The part table from table pointer P-TNO2, Then, the part table corresponding to the segment about all the musical pieces which a lead scan is carried out one by one with the part table from table pointer P-TNO3, therefore are recorded as the 3rd music is read from buffer RAM13 one by one.

[0184]If the data of these part tables is incorporated via the controller interface part 33, the memory data search circuit 35, Like the case of the part table about the above-mentioned free area, the comparison processing of the

start address of each segment, Maintenance of the last link information is made, and according to the comparison result of the comparing elements 45 and 46, if it is  $AD_R < AD_{prev}$  and  $AD_R > AD_{ref}$ , It is judged as the part table showing the segment of the musical piece area which is back and is located in a comparatively near position rather than a standard free area, and, as for the read part table, a latch control signal is outputted to the contiguity address register 42 and the link register 44 from the control logic 47. And retrieval object part information  $LK_R$  which made address  $AD_R$  new search address  $AD_{prev}$ , and was latched to the temporary register 43 is made to latch to the link register 44 as search part information  $LK_{prev}$ .

[0185]Then, although the part table will be read one by one, The comparison operations by the comparing elements 45 and 46 are performed each time, and if it is result  $AD_R > AD_{ref}$  and is moreover  $AD_R < AD_{prev}$ , Search address  $AD_{prev}$  of the contiguity address register 42 and search part information  $LK_{prev}$  of the link register 44 are updated, On the other hand, when the result of  $AD_R > AD_{ref}$  and  $AD_R < AD_{prev}$  is not obtained, The value at the time of the last updating is held as it is, without updating search address  $AD_{prev}$  of the contiguity address register 42, and search part information  $LK_{prev}$  of the link register 44.

[0186]Therefore, such operation is table pointer P-TNO1-P-TNO255 (of course also in this case.) in the memory data search circuit 35. Since a part table does not exist about the table pointer made into "00 of P-TNO1 - P-TNO255h", if it performs according to the lead scan about all the part tables led from a lead scan being unnecessary, when it will be completed, The part table in which holding the start address of the segment which serves as the nearest musical piece area among the back sides to the standard free area as search address  $AD_{prev}$  and showing the segment will be held as search part information  $LK_{prev}$ .

[0187]After a lead scan of a part table from table pointer P-TNO1-P-TNO255 by the memory controller 12 is completed, Processing of the system controller 11 progresses to Step F209 of [drawing 4](#), and search address  $AD_{prev}$  and search part information  $LK_{prev}$  which are held in the memory data search circuit 35 are incorporated. And search address  $AD_{prev}$  is held as contiguity musical piece area address  $N_2$ , and search part information  $LK_{prev}$  is held as contiguity musical piece area part information  $NL_2$ .

[0188]At this time, the system controller 11 compares contiguity free area address  $N_1$  with contiguity musical piece area address  $N_2$  (F210). It understands whether a musical piece area exists whether a free area exists behind a standard free area by this comparison.

[0189]For example, when a musical piece area exists behind a standard free area like [drawing 10 \(a\)](#) and [drawing 11](#), Contiguity free area address  $N_1$  is equivalent to address  $A_{32}$  so that it may illustrate, and contiguity musical piece area address  $N_2$  is equivalent to address  $A_{30}$ , namely, it becomes  $N_1 > N_2$ . On the other hand, when a free area exists behind a standard free area like [drawing 12 \(a\)](#) and [drawing 13 \(a\)](#), Contiguity free area address  $N_1$  is equivalent to address  $A_{30}$  or  $A_{28}$  so that it may illustrate, and contiguity musical piece area address  $N_2$  is equivalent to address  $A_{32}$ , namely, it becomes  $N_1 < N_2$ .

[0190]When it is considered as  $N_1 > N_2$  at Step F220 and back is distinguished from a musical piece area, Then, base address  $N_{ref}$  is subtracted from contiguity musical piece area address  $N_2$ , and it is distinguished whether a trash area exists between a standard free area and a subsequent musical piece area by this (F211).

[0191] If a difference of contiguity musical piece area address  $N_2$  and base address  $N_{ref}$  is 1 sound group's difference that is, a standard free area and a subsequent musical piece area will adjoin thoroughly, and a trash area will not exist. That is, it is distinguished that it is in a state of drawing 11. In this case, which ends back merge processing since merge processing to a trash area is unnecessary (F211 -> YES).

[0192] However, if a difference of contiguity musical piece area address  $N_2$  and base address  $N_{ref}$  is a difference more than 2 sound groups that is, a trash area will exist between a standard free area and a subsequent musical piece area, namely, it will be distinguished that it is in a state of drawing 10 (a).

[0193] In this case, (F211->F212) which performs merge processing to a trash area. That is, as shown in drawing 10 (b), the end address of a standard free area is changed into address  $A_{29}$  from address  $A_{27}$ , and is held. This address  $A_{29}$  is computed by the operation of contiguity musical piece area address  $N_2-1$ . By this, within the system controller 11, a standard free area will adjoin a next musical piece area thoroughly, and will be grasped as a state whose trash area was lost.

[0194] (F220->F213) which will perform merge processing without distinguishing the existence of a trash area when it is considered as  $N_1 < N_2$  at Step F220 and back is distinguished from a free area. That is, by compounding a back free area and standard free area, even if a trash area exists, it will be canceled automatically.

[0195] For example, a standard free area and a subsequent free area adjoin thoroughly like drawing 13 (a), and a trash area by the case where it does not exist. End address  $A_{27}$  of a standard free area is grasped as end address  $A_{31}$  of a back free area, and address  $A_{24} - A_{31}$  are newly grasped as a standard free area like drawing 13 (b).

[0196] Although only back merge processing explains here, When the standard free area is compounded with the front free area like drawing 7 and drawing 8 in the front merge processing mentioned above, of course, let the

start address of the standard free area at this time be a start address of the free area of that front. And after such merge processings, when actually editing U-TOC. In the part table provided till then corresponding to the segment of the free area of the front or back, the standard free area newly grasped in such merge processings will contain, and will be expressed.

[0197] Even if the trash area exists between a standard free area and a subsequent free area, for example like drawing 12 (a), End address  $A_{27}$  of a standard free area is similarly grasped as end address  $A_{31}$  of a back free area, By newly grasping address  $A_{24} - A_{31}$  as a standard free area like drawing 12 (b), a trash area will disappear automatically.

[0198] When front merge processing and back merge processing are completed as mentioned above, the system controller 11 will perform edit operation of U-TOC based on the merge processing, and will rewrite U-TOC in buffer RAM13. For example, if it says in the example of said drawing 20, U-TOC of drawing 21 will be edited like drawing 24, and will be rewritten. And at the predetermined time, the disk 1 will be supplied by using this edited U-TOC as record data, and U-TOC will be rewritten on the disk 1.

[0199] By performing merge processing as mentioned above and performing U-TOC edit, a trash area is canceled and effective use of the recordable user area of the disk 1 can be aimed at.

[0200] With and the memory controller which equipped the memory controller 12 side with the memory data search circuit like this embodiment. The receipt of the data of the part table in which the lead scan of the system controller 11 is carried out by performing these processings in the case of merge processing, Since the time which

became unnecessary [ the discriminating operation of the adjacent segment by the comparison processing of that ], therefore communication of lead scan data had taken between the system controller 11 and the memory controller 12 conventionally is canceled thoroughly, quick merge processing is realized. For example, the U-TOC editing processing time which had taken about 2 minutes conventionally can be shortened at about 2 seconds.

[2021]The system controller 11 supplies search mode signal  $S_{SM}$  to the output selection part 40 in the memory data search circuit 35, At the time of front merge processing, output an end address, and a start address is made to output at the time of back merge processing, By making an end address into a search address after all at the time of front merge processing, and a start address being made to be made into a search address at the time of back merge processing, Since it enables it to use the search address for distinction of trash area existence then, increasing the efficiency of processing also becomes promoted.

[2022]By the way, although it was made to perform front merge processing previously in the above embodiment, processing time can also be further shortened by performing back merge processing first and performing front merge processing and back merge processing simultaneously. however -- setting to the memory controller 12, in order to perform front merge processing and back merge processing simultaneously -- the memory data search circuit 35 -- two units, the object for a front search, and the object for a back search, -- it is necessary to provide .

[2023]The output selection part 40 and the control logic 47 in the memory data search circuit 35, Supply search mode signal  $S_{SM}$  and distinction setting out of the operation at the time of front merge processing and the operation at the time of back merge processing is carried out, As especially mentioned above, the increase in efficiency of processing is calculated by outputting an end address at the time of front merge processing, and making a start address output operation of the output selection part 40 at the time of back merge processing, but these are not necessarily required.

[2024]That is, this may be a start address although he is trying to output an end address about the output selection part 40 at the time of front merge processing. That is, the segment ahead located from a standard free area is sought, and if it restricts only to the purpose that it distinguishes musical piece area or free area-ization, the same result can be obtained even if it compares in a start address. And about distinction of whether a trash area exists between the front segment and standard free area which were searched in this case. Since the system controller 11 has incorporated search part information  $LK_{prev}$  incorporated from the link register 44 as contiguity free area part information  $NL_1$  or contiguity musical piece area part information  $NL_2$ , If the part table shown from it is read, the end address of the segment of the front can be obtained. Therefore, it can be distinguished whether the end address of the segment of base address  $N_{ref}$  and the front is compared, and the trash area exists.

[2025]For the same Reason as this, the output selection part 40 may be not a start address but an end address at the time of back merge processing. That is, it is not necessarily required to operate operation of the output selection part 40 according to search mode signal  $S_{SM}$  depending on mode of processing.

[2026]It is not necessary to search-mode signal  $S_{SM}$  Depend similarly, to distinguish, and to make it operate also about control logic. Namely, if  $A_{MIN}$  is properly set as an initial value in the contiguity address register 42 at the time of a front merge processing start and  $A_{MAX}$  is properly set as an initial value at the time of a back merge processing start, The control logic 47 in  $AD_{prev} < AD_R < AD_{ref}$  (namely, latch conditions at the time of front merge processing). Or if it is made to output a latch control signal when any of  $AD_{prev} > AD_R > AD_{ref}$  (namely, latch conditions at the time of back merge processing) are filled, search of the segment of the front and the back which were mentioned above will be realized.

[2027]By the way, although he is trying to be obtained from the link register 44 as search part information  $LK_{prev}$  as position information on the part table of the segment which adjoins the front or back, about the merge

processing of the above-mentioned embodiment, this is not necessarily required in an embodiment. That is, it may be made not to form the temporary register 43 and the link register 44 as the memory data search circuit 35.

[0208]However, in the case of actual merge processing (Step F112, F113, F212, F213) and editing processing of U-TOC. By acquiring the position information on the part table about this adjoining segment by being detected in the memory data search circuit 35, processing can be performed efficiently. It cannot be overemphasized that it is not restricted only at the time of elimination that the above-mentioned merge processing is performed.

[0209]The above embodiment is applicable as the memory controller in a record dedicated device and other apparatus, and a memory data search circuit, although the example which applied the memory controller and the memory data search circuit to the recording and reproducing device to the magneto-optical disc 1 explained.

[0210]

[Effect of the Invention]As explained above, this invention, By having a memory data search circuit which performs operation which distinguishes the management information equivalent to the segment located behind, the front stirrup of the segment on the recording medium which performs search and comparison processing of management information (U-TOC) in a memory controller, and serves as a standard of edit operation, In [ it becomes unnecessary for the data (namely, data of the part table in U-TOC) of a retrieval object itself to communicate to a system controller, and ] editing processing, Time which these data communications take can be made unnecessary, and it is effective in large shortening of processing time being realizable.

[0211]The processing burden of \*\* which becomes unnecessary [ a system controller / the processing which searches the segment which adjoins by a data comparison ], and a system controller also has the advantage of being reduced substantially.

[0212]The system controller 11 supplies search mode signal  $S_{SM}$  to the output selection part 40 in the memory data search circuit 35, At the time of front merge processing, output an end address, and a start address is made to output at the time of back merge processing, By making an end address into a search address after all at the time of front merge processing, and a start address being made to be made into a search address at the time of back merge processing, Since it enables it to use the search address for distinction of trash area existence then, increasing the efficiency of processing also becomes promoted.

[0213]When a system controller makes it search by a memory data search circuit, When making the management information equivalent to the segment ahead located to the segment used as a standard search, When making the end address of each segment in management information search and making the management information which is equivalent to the segment located back on the other hand search, By controlling to make the start address of each segment in management information search, the search address can be used for distinction of trash area existence as it is, and it is effective in the increase in efficiency of processing being promoted.

[0214]As mentioned above as a memory data search circuit, a standard data register means, By having and constituting an output selection means, a search data register means, a retrieving-object-data position resistor means, a retrieved data position resistor means, the 1st comparison means, the 2nd comparison means, and an update control means, In a lead scan period, a front stirrup is correctly effective in the ability to search the position of the segment located behind and the part table of the segment.

---

[Translation done.]

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is a block diagram of the recording and reproducing device provided with the memory controller and memory data search circuit of an embodiment of this invention.

[Drawing 2] They are a memory controller of an embodiment, and a block diagram of a peripheral circuit part.

[Drawing 3] It is a block diagram of the memory data search circuit of an embodiment, and a peripheral circuit part.

[Drawing 4] It is a flow chart of the front merge processing by the memory controller of an embodiment.

[Drawing 5] It is an explanatory view of front merge processing.

[Drawing 6] It is an explanatory view of front merge processing.

[Drawing 7] It is an explanatory view of front merge processing.

[Drawing 8] It is an explanatory view of front merge processing.

[Drawing 9] It is a flow chart of the back merge processing by the memory controller of an embodiment.

[Drawing 10] It is an explanatory view of back merge processing.

[Drawing 11] It is an explanatory view of back merge processing.

[Drawing 12] It is an explanatory view of back merge processing.

[Drawing 13] It is an explanatory view of back merge processing.

[Drawing 14] It is an explanatory view of P-TOC information of a disk.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-309120

(43)公開日 平成6年(1994)11月4日

(51)Int.Cl. <sup>4</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 6 F 3/08	F	7165-5B		
3/06	3 0 1 L	7165-5B		
G 1 1 B 27/00	D	8224-5D	G 1 1 B 27/ 00	D
		8224-5D		
審査請求 未請求 請求項の数 3 F D (全 30 頁)				

(21)出願番号 特願平5-119302

(22)出願日 平成5年(1993)4月23日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 前田 保旭

東京都品川区北品川6丁目7番35号 ソニー株式会社内

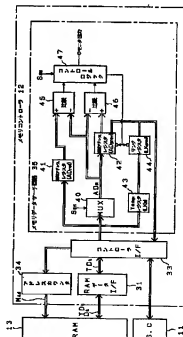
(74)代理人 弁理士 脇 篤夫 (外1名)

(54)【発明の名称】 メモリ制御装置及びメモリデータサーチ回路

(57)【要約】

【目的】 U-TOCの編集処理の迅速化とシステムコントローラの処理負担の軽減を実現する。

【構成】 メモリコントローラにおいて管理情報(U-TOC)の検索及び比較処理を行なって編集動作の基準となる記録媒体上のセグメントの前又は後に位置するセグメントに相当する管理情報を判別する動作を実行するメモリデータサーチ回路を備えるようにする。そしてシステムコントローラは、自身でサーチデータを受け取ってデータサーチを実行せずに、メモリデータサーチ回路に対して比較基準、初期値等の設定及び実行制御信号を出力するのみとする。



## 【特許請求の範囲】

【請求項1】 記録データ及び記録データの管理を行なうための管理データが記録された記録媒体に対して、前記管理データを記録媒体から読み出して保持するメモリ手段を備え、このメモリ手段における管理データを参照して記録媒体に対する記録又は消去動作を行ない、また記録又は消去動作に応じて前記メモリ手段上で管理情報を編集し、編集された管理情報を所定時点で前記記録媒体に記録するようになされた記録装置における、前記メモリ手段に対するメモリ制御装置として、前記メモリ手段に対して書込/読出アドレスの出力を行なうとともに書込/読出データの授受を行なうメモリコントローラと、

前記メモリコントローラに対して、前記メモリ手段に対するデータの書込/読出動作を実行させるシステムコントローラを備え、さらに前記メモリコントローラは、前記管理情報に対する編集動作を実行する際に、その編集動作の基準となる記録媒体上のセグメントの前又は後に位置するセグメントに相当する管理情報を検索するメモリデータサーチ回路を備え、

前記システムコントローラは、編集動作の際には前記メモリデータサーチ回路に対して検索動作の基準となる記録媒体上のセグメントに関するデータ及び検索実行指令を送信し、編集動作を実行させるとともに、前記メモリデータサーチ回路から受信された検索結果に基づいて編集動作の制御を行なうように構成されていることを特徴とするメモリ制御装置。

【請求項2】 前記システムコントローラは、前記メモリデータサーチ回路によって、編集動作の基準となる記録媒体上のセグメントに対して前方に位置するセグメントに相当する管理情報を検索させる場合は、管理情報における各セグメントのエンドアドレスを検索させるように制御するとともに、前記メモリデータサーチ回路によって編集動作の基準となる記録媒体上のセグメントに対して後方に位置するセグメントに相当する管理情報を検索させる場合は、管理情報における各セグメントのスタートアドレスを検索させるように制御することを特徴とする請求項1に記載のメモリ制御装置。

【請求項3】 記録データ及び記録データの管理を行なうための管理データが記録された記録媒体に対して、前記管理データを記録媒体から読み出して保持するメモリ手段における管理データを検索するメモリデータサーチ回路として、

検索基準となる基準データを保持する基準データレジスタ手段と、

検索動作によりメモリ手段から読み出されたデータから検索対象データを検出して出力する出力選択手段と、前記出力選択手段から出力された検索対象データを検索データとして保持することができる検索データレジスタ

手段と、

前記出力選択手段から出力された検索対象データに対応してその検索対象データの管理情報内における位置情報を保持することができる検索対象データ位置レジスタ手段と、

前記検索データレジスタ手段に保持された検索データに対応してその検索データの管理情報内における位置情報を保持することができる検索データ位置レジスタ手段と、

前記基準データレジスタ手段に保持された基準データと前記出力選択手段から出力された検索対象データを比較する第1の比較手段と、

前記検索データレジスタ手段に保持された検索データと前記出力選択手段から出力された検索対象データを比較する第2の比較手段と、

前記第1及び第2の比較手段における比較結果に基づいて、前記出力選択手段から出力された検索対象データを前記検索データレジスタ手段に保持させて、前記検索データレジスタ手段における検索データを更新することができるとともに、前記検索対象データ位置レジスタ手段に保持された検索対象データ位置情報を前記検索データ位置レジスタ手段に保持させて、前記検索データ位置レジスタ手段における検索データ位置情報を更新することができるようになされた更新制御手段と、

を備えることを特徴とするメモリデータサーチ回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は例えばディスク状記録媒体に楽曲等のデータを記録することのできる記録装置などに具備されるメモリ制御装置、及びそのメモリ制御装置内に設けられるメモリデータサーチ回路に関するものである。

## 【0002】

【従来の技術】ユーザーが音楽データ等を記録することのできるデータ書き換え可能なディスクメディアが知られており、このようなディスクメディアでは、既に楽曲等のデータが記録されているエリア（セグメント）や未記録エリア（セグメント）を管理するデータ領域（ユーザーTOC、以下U-TOCという）が設けられ、例えば記録動作や記録された楽曲等の消去動作の終了毎にこの管理データも書き換えられるようになっている。

【0003】そして、例えば或る楽曲の録音を行なうとする際には、録音装置はU-TOCからディスク上の未記録エリアを探し出し、ここに音声データを記録していくようになっている。また、再生装置においては再生すべき楽曲が記録されているエリアをU-TOCから判別し、そのエリアにアクセスして再生動作を行なう。

【0004】ところで、光磁気ディスク（MOディスク）等の記録可能なディスクメディアにおいては、DA



Tやコンパクトカセットテープ等のテープ状記録媒体に比べてランダムアクセスがきわめて容易であり、従って、例えば1つの楽曲を必ずしも連続したセグメント(なお、本明細書において「セグメント」とは物理的に連続したデータが記録されているトラック部分のことをいう)に記録する必要はなく、ディスク上において離散的に複数のセグメントに分けて記録してしまっても問題ない。

【0005】特に、光磁気ディスクから読み出されたデータを高速レートで一旦バッファメモリに蓄え、バッファRAMから低速レートで読出を行なう音声再生信号として復調処理していくシステムでは、セグメント間のアクセスにより、一時的に光磁気ディスクからのデータ読出が中断されてしまっても、再生音声とがとぎれることなく出力することができる。

【0006】従って、セグメント内の記録再生動作と高速アクセス動作(バッファRAMの書込レートと読出レートの差によって生じるデータ蓄積量による再生可能時間以内に終了するアクセス動作)とを繰り返していけば、1つの楽曲のトラックが複数のセグメントに別れて物理的に分割されていても楽曲の記録/再生に支障はないようにすることができる。

【0007】例えば図18に示すように第1曲目がセグメント $T_1$ 、第2曲目がセグメント $T_2$ として連続的に記録されているが、第4曲目、5曲目としてセグメント $T_{4(1)} \sim T_{4(4)}$ 、 $T_{5(1)} \sim T_{5(2)}$ に示すようにトラック上に分割して記録されることも可能である。(なお、図18はあくまでも模式的に示したもので、実際には1つのセグメントは数〜数十トラックもしくはそれ以上にわたることが多い。)

【0008】光磁気ディスクに対して楽曲の記録や消去が繰り返されたとき、記録する楽曲の演奏時間や消去した楽曲の演奏時間の差によりトラック上の空き領域が不規則に発生してしまいが、このように離散的な記録を実行することにより、例えば消去した楽曲よりも長い楽曲を、その消去部分を活用して記録することが可能になり、記録/消去の繰り返しのより、データ記録領域の無駄が生じることは解消される。なお、記録されるのは必ずしも「楽曲」に限らず、音声信号であれば何なるものも含まれるが、本明細書では内容的に連続する1つのデータのかたまり(記録データ単位)を「楽曲」と表現することとする。

【0009】もちろんこのようなディスクメディアに対しては、記録時には複数の未記録エリアとなるセグメントにアクセスしながら録音を継続していき、また再生時には1つの楽曲が正しく連続して再生されるようにセグメントがアクセスされていかなければならない。このために必要な、1つの楽曲内のセグメント(例えば $T_{4(1)} \sim T_{4(4)}$ )を連結するためのデータや、未記録エリアを示すデータは、上記したように記録動作や消去動作毎に

書き換えられるU-TOC情報として保持されており、記録/再生装置は例えばディスクがローディングされた時点でこのU-TOC情報を読み込んでメモリに保持する。そして、記録/再生/消去等の動作の際にはメモリに保持されたU-TOC情報に基づいてヘッドのアクセスを行なうことにより、適正に記録/再生/消去動作をなすように制御される。

【0010】なお、光磁気ディスクにおける記録トラックは、図19のように4セクターの(1セクター=2352バイト)サブデータ領域と32セクターのメインデータ領域からなるクラスタCL(=36セクター)が連続して形成されており、1クラスタが記録時の最小単位とされる。1クラスタは2〜3周回トラックに相当する。なお、アドレスは1セクター毎に記録される。4セクターのサブデータ領域はサブデータやリンキングエリアとしてなどに用いられ、TOCデータ、オーディオデータ等の記録は32セクターのメインデータ領域に行なわれる。

【0011】また、セクターはさらにサウンドグループに細分化され、2セクターが11サウンドグループに分けられている。そして、サウンドグループ内には12サンプルのデータが1チャンネルと12チャンネルに分けられて記録されることになる。1サウンドグループは11.6msecの時間に相当する音声データ量となる。

【0012】ここで、録音又は消去に応じたU-TOCの編集動作について説明する。図20はディスクのトラックのエリア構造をその半径方向に模式的に示したものであり、まずこのエリア構造を説明する。

【0013】光磁気ディスクの場合、大きくわけて図20にビットエリアとして示すようにエンボスビットによりデータが記録されているエリア(プリマスタートエリア)と、いわゆる光磁気エリアとされてグループが設けられているグループエリアに分けられる。

【0014】ここでビットエリアとしては管理情報としてのプリマスタートTOC(以下、P-TOC)が繰り返して記録されており、このP-TOCには、U-TOCの位置がU-TOCスタートアドレスUST<sub>A</sub>として示され、また、リードアウトスタートアドレスRO<sub>A</sub>、レコーダブルユーザーエリアスタートアドレスRST<sub>A</sub>、パワーキールエリアスタートアドレスPC<sub>A</sub>等が示されている。

【0015】このディスクの最内周回のビットエリアに続いてグループエリアが形成されるが、このグループエリア内の上記P-TOC内のリードアウトスタートアドレスRO<sub>A</sub>として示されるアドレスまでのエリアが、記録可能なレコーダブルエリアとされ、以降はリードアウトエリアとされている。

【0016】さらにこのレコーダブルエリアのうち、実際にデータが記録されるレコーダブルユーザーエリアは、上記P-TOC内のレコーダブルユーザーエリアス

タートアドレスRST<sub>A</sub>として示される位置(アドレスA<sub>RTN</sub>)から、リードアウトスタートアドレスRO<sub>A</sub>直前の位置(アドレスA<sub>RAK</sub>)までとなる。

【0017】そして、グループエリア内においてレコーダブルユーザーエリアスタートアドレスRST<sub>A</sub>より前となるエリアは、記録再生動作のための管理エリアとされ、上記したU-TOC等が記録され、またパワーキャリエリアスタートアドレスPC<sub>A</sub>として示される位置から1クラス分がレーザーパワーのキャリブレーションエリアとして設けられる。

【0018】U-TOCはこの記録再生動作のための管理エリア内において所要の位置に3クラス連続して記録されるものであり、U-TOCがどのアドレス位置に記録されるかはP-TOCにおけるU-TOCスタートアドレスUST<sub>A</sub>に示されることとなる。

【0019】そして、U-TOC内には、管理情報として、レコーダブルユーザーエリアの記録状況を備えることとなる。

【0020】今、仮に図20のように、レコーダブルユーザーエリアに4曲の楽曲M<sub>1</sub>～M<sub>4</sub>が記録されているとする。即ち、アドレスA<sub>1</sub>(=A<sub>RTN</sub>)～A<sub>2</sub>のセグメントに第1曲目の楽曲M<sub>1</sub>が記録され、また第2曲目の楽曲M<sub>2</sub>はアドレスA<sub>3</sub>～A<sub>4</sub>のセグメントに記録された部分M<sub>2(1)</sub>とアドレスA<sub>11</sub>～A<sub>12</sub>のセグメントに記録された部分M<sub>2(2)</sub>にわかれて記録されている。

【0021】さらに、第3曲目の楽曲M<sub>3</sub>はアドレスA<sub>5</sub>～A<sub>6</sub>のセグメントに記録され、また第4曲目の楽曲M<sub>4</sub>はアドレスA<sub>9</sub>～A<sub>10</sub>のセグメントに記録された部分M<sub>4(1)</sub>とアドレスA<sub>13</sub>～A<sub>14</sub>のセグメントに記録された部分M<sub>4(2)</sub>にわかれて記録されているとする。

【0022】この状態で、まだ楽曲の記録されていない未記録領域、つまり新たに録音可能なフリーエリアはアドレスA<sub>7</sub>～A<sub>8</sub>のセグメント(F<sub>(1)</sub>)と、アドレスA<sub>15</sub>～A<sub>16</sub>(=A<sub>RAK</sub>)のセグメント(F<sub>(2)</sub>)となる。

【0023】この状態はU-TOC内において図21に示すように管理される。U-TOC内には、図21に示すように各種テーブルポインタ(P-DFA, P-EMPTY, P-FRA, P-TNO1～P-TNO255)からなる対応テーブル指示データ部が設けられ、また、これに対応して255個のパーツテーブル(01h)～(FFh)を有する管理テーブル部が設けられている。各パーツテーブルはディスク上の1つのセグメントにおいてそのスタートアドレス、エンドアドレス、トラックモードを示し、また他のパーツテーブルにリンクするためのリンク情報が記録されるようになっている。そして、対応テーブル指示データ部の各種テーブルポインタによって各パーツテーブルが示され、セグメントが管理される。

【0024】テーブルポインタP-DFAはディスク上の欠陥エリアを示すものであるが、今、図20におけるレコ

ダブルユーザーエリアに欠陥は無いものとする、とテーブルポインタP-DFAは「00h」とされる。続いてテーブルポインタP-EMPTYは未使用のパーツテーブルを示す。

【0025】テーブルポインタP-FRAは未記録領域(フリーエリア)を管理するためのものであり、ここでテーブルポインタP-FRAに(01h)というパーツテーブルが示されているとする(なお、実際に各テーブルポインタには所定の演算処理でパーツテーブルのアドレスを得ることができる数値によってパーツテーブルが示されている)。

【0026】この場合、これに対応してパーツテーブル(01h)には、上記図20のフリーエリアF<sub>(1)</sub>についての情報が示され、つまりアドレスA<sub>7</sub>がスタートアドレス、アドレスA<sub>8</sub>がエンドアドレスとして示される。また、他のセグメントとしてフリーエリアF<sub>(2)</sub>が存在するため、パーツテーブル(01h)のリンク情報としてパーツテーブル(09h)が示されている(実際に所定の演算処理で成るパーツテーブルのアドレスを得ることができる数値がリンク情報として示されている)。

【0027】そしてパーツテーブル(09h)にはフリーエリアF<sub>(2)</sub>に対応して、アドレスA<sub>15</sub>がスタートアドレス、アドレスA<sub>16</sub>がエンドアドレスとして示される。そして、フリーエリアとなるセグメントは他に存在しないため、他のパーツテーブルにリンクさせる必要はなく、リンク情報は「00h」とされる。

【0028】このようにフリーエリアが管理されることにより、例えば記録を行なう際にはテーブルポインタP-FRAを起点としてパーツテーブルを検索していけば、フリーエリアとなるセグメントのアドレスを得、そのセグメントに楽曲等の録音を行なうことができる。

【0029】これと同様の形態で既に記録された楽曲も管理されている。楽曲については、テーブルポインタP-TNO1～P-TNO255により、最大255曲までが管理可能となる。

【0030】例えば第1曲目M<sub>1</sub>についてはテーブルポインタP-TNO1に示される(02h)のパーツテーブルにおいてそのスタートアドレスA<sub>1</sub>及びエンドアドレスA<sub>2</sub>が示される。楽曲M<sub>1</sub>は1つのセグメントに記録されているため、この場合パーツテーブル(02h)のリンク情報は「00h」とされている。

【0031】また、第2曲目M<sub>2</sub>については、テーブルポインタP-TNO2に示される(04h)のパーツテーブルにおいてそのスタートアドレスA<sub>3</sub>及びエンドアドレスA<sub>4</sub>が示されている。ただし楽曲M<sub>2</sub>は2つのセグメントに別れて記録されており、アドレスA<sub>3</sub>及びアドレスA<sub>4</sub>は楽曲M<sub>2</sub>の前半部分(M<sub>2(1)</sub>)のセグメントを示すのみである。そこでパーツテーブル(04h)のリンク情報として例えばパーツテーブル(06h)が示さ

れ、パーツテーブル(06h)には後半部分( $M_{2(15)}$ )のセグメントを示すべく、スタートアドレス $A_{11}$ 及びエンドアドレス $A_{12}$ が記録されている。以降リンクは不要であるためパーツテーブル(06h)のリンク情報は「00h」とされている。

【0032】第3曲目 $M_3$ 、第4曲目 $M_4$ についてもそれぞれテーブルポインタP-TN03、P-TN04を起点として得られるパーツテーブルによってそのセグメント位置が管理されている。なお、4曲しか録音されていないため、テーブルポインタP-TN05～P-TN0255までは使用されておらず「00h」とされている。

【0033】このように各楽曲もそのセグメント位置が管理されることにより、曲順が不規則とされたり、または2以上のセグメントに分割されて記録されていても、再生動作は適正に実行できる。

【0034】また、テーブルポインタP-EMPTY は上記のように未使用のパーツテーブルを示すためのものであって、この例の場合、テーブルポインタP-EMPTY はパーツテーブル(08h)を示している。そして、パーツテーブル(08h)からリンク情報によって図示するようにパーツテーブル(Ffh)までの使用されていないパーツテーブルが連結管理されている。未使用パーツテーブルの連結の最後となるパーツテーブル(この場合パーツテーブル(Ffh))のリンク情報は以降連結なしとして「00h」とされる。

【0035】ところで、楽曲の記録/消去を行なっているうちに、上記管理形態のU-TOCによって管理されない無駄エリア(トラッシュエリア)が生じることが発生する。これは、楽曲の記録の際に誤って他のトラックのデータを消去することがないように前後に例えば数クラスタ分のガードバンド領域を設けて録音を行なった、さらに録音がクラスタ単位とされて録音開始位置が規定されていること、さらに、曲の一部を削除したり合成する楽曲編集を行うことなどが原因となって生じる。

【0036】例えば図20の場合では、斜線部として示した部分、即ちアドレス $A_4 \sim A_6$ 、アドレス $A_8 \sim A_7$ 、アドレス $A_{12} \sim A_{13}$ がトラッシュエリアとして発生しており、これらのトラッシュエリアとなったセグメントは図21に示したU-TOCの管理形態上ではあらわれてこないことになる。そして、このようなトラッシュエリアが発生すると、そのディスクの記録容量が小さくなってしまふこととなるため、従来より、或る時点でU-TOCの再編集を行なってトラッシュエリアを解消するようにしていた。例えば或る楽曲の消去の際や、ユーザー操作によりU-TOC再編集が指令された際、或は制御装置がトラッシュエリアが増えたことと判断した際などにU-TOC編集処理が実行される。

【0037】ここで消去動作に応じた編集処理例を説明する。図20の状態から図22に示すように楽曲 $M_3$ を

消去するとする。このとき、楽曲 $M_3$ のセグメントはフリーエリアに組み込まれることになるが、この楽曲 $M_3$ のセグメントの前後に位置するトラッシュエリアと同時にフリーエリアに組み込み、さらに接続するアドレス $A_7 \sim A_8$ のフリーエリア $F_{(1)}$ を合成して、図22に示すようにアドレス $A_7 \sim A_8$ として新たにフリーエリア $F_{(1)}$ を設定すれば、アドレス $A_4 \sim A_6$ 及びアドレス $A_8 \sim A_7$ のトラッシュエリアは解消されることになる。つまり、新たにU-TOCによって図23の状態でレコードフルユーザーエリアが管理されるようにU-TOCが書き換えられればよい。

【0038】そこで、このような記録装置ではメモリ内に保持されたU-TOC情報について、図21の状態から図24の状態に書き換えることになる。図24において斜線を付した部位が図21の状態から書き換えられた部位を示す。

【0039】即ち、フリーエリア $F_{(1)}$ を示すパーツテーブル(01h)のスタートアドレスがアドレス $A_{11}$ に書き換えられ、さらに、楽曲 $M_3$ が消去されたことにより楽曲 $M_4$ が繰り上って楽曲 $M_3$ とされる。即ちテーブルポインタP-TN04に書かれていたデータ(即ちパーツテーブル(07h)を示すデータ)がテーブルポインタP-TN03に書き込まれ、テーブルポインタP-TN04は「00h」とされる。また、それまで楽曲 $M_3$ のセグメントを示していたパーツテーブル(03h)は不要となるため、パーツテーブル(Ffh)からリンクされて、テーブルポインタP-EMPTY を起点としてリンクされ、未使用パーツテーブルとして管理されることになる。この図24のようにU-TOCが編集されることにより図23の状態が実現される。

【0040】

【発明が解決しようとする課題】ところで、このような編集を行なうためには、U-TOC内のパーツテーブルを検索し、楽曲 $M_3$ が記録されていたセグメントと前後に隣り合うセグメント、及びそれらのセグメントが楽曲が記録されたエリアかフリーエリアかを判断することが必要であり、さらに、それら前後のセグメントとの間にトラッシュエリアが存在しているか否かも判断しなくてはならない。

【0041】特に、図21から分かるように、パーツテーブルからは、或るパーツテーブルに示されたセグメントに対して実際にディスク上で隣り合っているセグメントは分からないため、全てのパーツテーブルについてセグメントのアドレスを順に読み込んで、基準となるセグメント(この場合消去された楽曲 $M_3$ のセグメント)のアドレスと比較していき、最も近いものが隣り合うセグメントであるとする検索動作を行なう必要がある。

【0042】通常、このような記録装置においては、U-TOCを保持するメモリに対してメモリ書込/読出アドレスの出力や記憶データの授受を行なうメモリコント

ローラが設けられ、さらに、このメモリコントローラに対してシステムコントローラ（マイコン）が動作制御を行なってデータの記憶/読出を実行している。そして、上記したシステムコントローラはメモリからU-TOCを読み込んで実際の記録等の動作を制御しているとともに、上記したU-TOC編集動作も行なっているが、この編集動作のためにシステムコントローラはメモリコントローラを介して上述のように全てのパーツテーブルに対する検索を行ない、しかも検索された各パーツテーブルについてのアドレス比較動作を行なって隣接セグメントを検索することになる。

【0043】このため、メモリ（メモリコントローラ）からシステムコントローラまでのパーツテーブルのデータの通信に膨大な時間がかかり、また、これらの通信動作と比較処理のために処理負担も著しく大きくなってしまっているという問題がある。特にメモリコントローラとシステムコントローラがシリアル通信でデータ授受を行なうものである場合、例えば、上記のような編集動作によりトラッシュエリアの処理を実行すると、最悪で2分程度の処理時間が必要になってしまう、このように処理時間が必要になることは、記録装置の実際の使用上、非常に都合が悪い。

【0044】

【課題を解決するための手段】本発明はこのような問題点にかんがみてなされたもので、U-TOCの編集処理の著しい迅速化とシステムコントローラの処理負担の軽減を同時に実現することができるようにすることを目的とする。

【0045】このため、記録データ及び記録データの管理を行なうための管理データが記録された記録媒体に対して、管理データを記録媒体から読み出して保持するメモリ手段を備え、このメモリ手段における管理データを参照して記録媒体に対する記録又は消去動作を行ない、また記録又は消去動作に応じてメモリ手段で管理情報を編集し、編集された管理情報を所定時点で前記記録媒体に記録するようになされた記録装置における、メモリ手段に対するメモリ制御装置として、メモリ手段に対して書込/読出アドレスの出力を行なうとともに書込/読出データの授受を行なうメモリコントローラと、このメモリコントローラに対してメモリ手段に対するデータの書込/読出動作を実行させるシステムコントローラを備えるようになる。

【0046】そしてメモリコントローラは、管理情報に対する編集動作を実行する際に、その編集動作の基準となる記録媒体上のセグメントの前又は後に位置するセグメントに相当する管理情報を検索するメモリデータサーチ回路を備えるようにし、システムコントローラは、編集動作の際にはメモリデータサーチ回路に対して検索動作の基準となる記録媒体上のセグメントに関するデータ及び検索実行指令を送信して検索動作を実行させると

もに、メモリデータサーチ回路から受信された検索結果に基づいて編集動作の制御を行なうように構成する。

【0047】また、このように構成に加えて、システムコントローラは、メモリデータサーチ回路によって、編集動作の基準となる記録媒体上のセグメントに対して前方に位置するセグメントに相当する管理情報を検索させる場合は、管理情報における各セグメントのエンドレスを検索させるように制御するとともに、メモリデータサーチ回路によって編集動作の基準となる記録媒体上のセグメントに対して後方に位置するセグメントに相当する管理情報を検索させる場合は、管理情報における各セグメントのスタートアドレスを検索させるように制御するようにする。

【0048】そして、上記のようにメモリコントローラ内に具備するに好適なと、メモリ手段における管理データを検索するメモリデータサーチ回路として、検索基準となる基準データを保持する基準データレジスタ手段と、検索動作によりメモリ手段から読み出されたデータから検索対象データを抽出して出力する出力選択手段と、出力選択手段から出力された検索対象データを検索データとして保持することができる検索データレジスタ手段と、出力選択手段から出力された検索対象データに対応してその検索対象データの管理情報内における位置情報を保持することができる検索対象データ位置レジスタ手段と、検索データレジスタ手段に保持された検索データに対応してその検索データの管理情報内における位置情報を保持することができる検索データ位置レジスタ手段と、基準データレジスタ手段に保持された基準データと出力選択手段から出力された検索対象データとを比較する第1の比較手段と、検索データレジスタ手段に保持された検索データと出力選択手段から出力された検索対象データとを比較する第2の比較手段と、これら第1及び第2の比較手段における比較結果に基づいて出力選択手段から出力された検索対象データを検索データレジスタ手段に保持させて検索データレジスタ手段における検索データを更新することができるとともに、検索対象データ位置レジスタ手段に保持された検索対象データ位置情報を検索データ位置レジスタ手段に保持させて検索データ位置レジスタ手段における検索データ位置情報を更新することができるようになされた更新制御手段と、を備えて構成する。

【0049】

【作用】メモリコントローラにおいて管理情報（U-TOC）の検索及び比較処理を行なって編集動作の基準となる記録媒体上のセグメントの前又は後に位置するセグメントに相当する管理情報を判別する動作を実行するメモリデータサーチ回路を備えることにより、検索対象のデータ（即ちU-TOCにおけるパーツテーブルのデータ）自体はシステムコントローラに対して通信を行なう必要はなくなり、編集処理において、このデータ通信に

要する時間を不要とすることができる。また、データ比較によって隣接するセグメントを判断する処理も不要となり、システムコントローラの処理負担は軽減される。

#### 【0050】

【実施例】以下、図1～図17を用いて本発明のメモリ制御装置及びメモリデータサーチ回路の実施例を説明する。この実施例は光磁気ディスクを記録媒体として用いた記録再生装置において設けられるメモリ制御装置、及びそのメモリ制御装置内に設けられるメモリデータサーチ回路とする。

【0051】図1は記録再生装置の要部のブロック図を示している。図1において、1は例えば音声データが記録されている光磁気ディスクを示し、スピンドルモータ2により回転駆動される。3は光磁気ディスク1に対して記録/再生時にレーザ光を照射する光学ヘッドであり、記録時には記録トラックをキュリウム温度まで加熱するための高レベルのレーザ出力をなし、また再生時には磁気カー効果により反射光からデータを検出するための比較的低レベルのレーザ出力をなす。

【0052】このため、光学ヘッド3はレーザ出力手段としてのレーザダイオード、偏向ビームスプリッタや対物レンズ等からなる光学系、及び反射光を検出するためのディテクタが搭載されている。対物レンズ3aは2軸機構4によってディスク半径方向及びディスクに接離する方向に変位可能に保持されている。

【0053】また、6は供給されたデータによって変調された磁界を光磁気ディスク1に印加する磁気ヘッドを示し、光磁気ディスク1を挟んで光学ヘッド3と対向する位置に配置されている。光学ヘッド3全体及び磁気ヘッド6は、スレッド機構5によりディスク半径方向に移動可能とされている。

【0054】再生動作によって、光学ヘッド3により光磁気ディスク1から検出された情報はRFアンプ7に供給される。RFアンプ7は供給された情報の演算処理により、再生RF信号、トラッキングエラー信号、フォーカスエラー信号、絶対位置情報(光磁気ディスク1にブリグリング(ウォブリグリング))として記録されている絶対位置情報)、アドレス情報、フォーカスモニタ信号等を抽出する。そして、抽出された再生RF信号はエンコーダ/デコーダ部8に供給される。また、トラッキングエラー信号、フォーカスエラー信号はサーボ回路9に供給され、アドレス情報はアドレスデコーダ10に供給される。さらに絶対位置情報、フォーカスモニタ信号は例えばマイクロコンピュータによって構成されるシステムコントローラ11に供給される。

【0055】サーボ回路9は供給されたトラッキングエラー信号、フォーカスエラー信号や、システムコントローラ11からのトラックジャンプ指令、シーク指令、スピンドルモータ2の回転速度検出情報等により各種サーボ駆動信号を発生させ、2軸機構4及びスレッド機構5

を制御してフォーカス及びトラッキング制御をなし、またスピンドルモータ2を一定角速度(CAV)又は一定線速度(CLV)に制御する。

【0056】再生RF信号はエンコーダ/デコーダ部8でEFM復調、CIRC等のデコード処理された後、メモリコントローラ12によって一旦バッファRAM13に書き込まれる。なお、光学ヘッド3による光磁気ディスク1からのデータの読み取り及び光学ヘッド3からバッファRAM13までの系における再生データの転送は1.41Mbit/secで、しかも間欠的に行なわれる。

【0057】バッファRAM13に書き込まれたデータは、再生データの転送が0.3Mbit/secとなるタイミングで読み出され、エンコーダ/デコーダ部14に供給される。そして、音声圧縮処理に対するデコード処理等の再生信号処理を施され、D/A変換器15によってアナログ信号とされ、端子16から所定の増幅回路部へ供給されて再生出力される。例えばL、Rオーディオ信号として出力される。

【0058】ここで、バッファRAM13へのデータの書込/読出しは、メモリコントローラ12によって書込ポインタと読出ポインタの制御によりアドレス指定されて行なわれるが、書込ポインタ(書込アドレス)は上記したように1.41Mbit/secのタイミングでインクリメントされ、一方、読出ポインタ(読出アドレス)は0.3Mbit/secのタイミングでインクリメントされているため、この書込と読出のビットレートの違いにより、バッファRAM13内には或る程度データが蓄積された状態となる。バッファRAM13内にフル容量のデータが蓄積された時点で書込ポインタのインクリメントは停止され、光学ヘッド3による光磁気ディスク1からのデータ読出動作も停止される。ただし読出ポインタRのインクリメントは継続して実行されているため、再生音声出力はとぎれなきことになる。

【0059】その後、バッファRAM13から読出動作のみが継続されていき、或る時点でバッファRAM13内のデータ蓄積量が所定量以下となったとすると、再び光学ヘッド3によるデータ読出動作及び書込ポインタWのインクリメントが再開され、再びバッファRAM13のデータ蓄積がなされていく。

【0060】このようにバッファRAM13を介して再生音響信号を出力することにより、例えば外乱等でトラッキングが外れた場合などでも、再生音声出力が中断してしまうことなく、データ蓄積が残っているうちに例えば正しいトラッキング位置までアクセスしてデータ読出を再開することで、再生出力に影響を与えずに動作を続行できる。即ち、耐震機能を著しく向上させることができる。

【0061】図1において、アドレスデコーダ10から出力されるアドレス情報や制御動作に供されるサブコードデータはエンコーダ/デコーダ部8を介してシステム

コントローラ11に供給され、各種の制御動作に用いられる。さらに、記録/再生動作のビットクロックを発生させるPLL回路のロック検出信号、及び再生データ(L, Rチャンネル)のフレーム同期信号の欠落状態のモニタ信号もシステムコントローラ11に供給される。

【0062】また、システムコントローラ11は光学ヘッド3におけるレーザダイオードの動作を制御するレーザ制御信号 $S_L$ を出力しており、レーザダイオードの出力をオン/オフ制御するとともに、オン制御時としては、レーザパワーが比較的低レベルである再生時の出力と、比較的高レベルである記録時の出力とを切り換えることができるようになされている。

【0063】光磁気ディスク1に対して記録動作が実行される際には、端子17に供給された記録信号(アナログオーディオ信号)は、A/D変換器18によってデジタルデータとされた後、エンコード/デコード部14に供給され、音声圧縮エンコード処理を施される。エンコード/デコード部14によって圧縮された記録データはメモリコントローラ12によって一旦バッファRAM13に書き込まれ、また所定タイミングで読み出されてエンコード/デコード部8に送られる。そしてエンコード/デコード部8でCIRCエンコード、EFM変調等のエンコード処理された後、磁気ヘッド駆動回路15に供給される。

【0064】磁気ヘッド駆動回路15はエンコード処理された記録データに応じて、磁気ヘッド6に磁気ヘッド駆動信号を供給する。つまり、光磁気ディスク1に対して磁気ヘッド6によるN又はSの磁界印加を実行させる。また、このときシステムコントローラ11は光学ヘッドに対して、記録レベルのレーザ光を出力するように制御信号を供給する。

【0065】19はユーザー操作に供されるキーが設けられた操作入力部、20は例えば液晶ディスプレイによって構成される表示部を示す。操作入力部19には録音キー、再生キー、停止キー、AMSキー、サーチキー等がユーザー操作に供されるように設けられている。

【0066】また、ディスク1に対して記録/再生動作を行なう際には、ディスク1に記録されている管理情報、即ちP-TOC、U-TOCを読み出して、システムコントローラ11はこれらの管理情報に応じてディスク1上の記録すべきセグメントのアドレスや、再生すべきセグメントのアドレスを判別することとなるが、この管理情報はバッファRAM13に保持される。このためバッファRAM13は、上記した記録データ/再生データのバッファエリアと、これら管理情報を保持するエリアが分割設定されている。

【0067】そして、システムコントローラ11はこれらの管理情報を、ディスク1が装填される際に管理情報の記録されたディスクの最内周側の再生動作を実行させることによって読み出し、バッファRAM13に記憶し

ておき、以後そのディスク1に対する記録/再生動作の際に参照できるようにしている。

【0068】また、U-TOCはデータの記録や消去に応じて編集される、また場合によっては上述したトラックエリアを解消するマージ処理を伴って編集されて書き換えられるものであるが、システムコントローラ11は記録/消去動作のたびにこの編集処理をバッファRAM13に記憶されたU-TOC情報に対して行ない、その書換動作に応じて所定のタイミングでディスク1のU-TOCエリアについても書き換えるようにしている。

【0069】ここで、ディスク1におけるP-TOC及びU-TOCについて説明する。P-TOC情報としては、ディスクの記録可能エリア(レコーダブルユーザーエリア)などのエリア指定やU-TOCエリアの管理等が行なわれる。なお、ディスク1が再生専用の光ディスクであるアリマスタートディスクの場合は、P-TOCによってROM化されて記録されている楽曲の管理も行なうことができるようになされている。

【0070】P-TOCのフォーマットを図14に示す。図14はP-TOC用とされる領域(例えばディスク最内周側のROMエリア)において繰り返し記録されるP-TOC情報の1つのセクター(セクター0)を示している。

【0071】P-TOCのセクターのデータ領域は、例えば4バイト×588(=2336バイト)のデータ領域として構成され、先頭位置にオール0又はオール1の1バイトデータによって成る同期パターン及びクラスアドレス及びセクターアドレスを示すアドレス等が4バイト付加され、以上でヘッダとされてP-TOCの領域であることが示される。

【0072】また、ヘッダに続いて所定アドレス位置に『MINI』という文字に対応したアスキーコードによる識別IDが付加されている。さらに、続いてディスクタイプや録音レベル、記録されている最初の楽曲の曲番(First TNO)、最後の楽曲の曲番(Last TNO)、リードアウトスタートアドレス $RO_A$ 、パワーキャリエリアスタートアドレス $PC_A$ 、U-TOC(後述する図15のU-TOCセクター0のデータ領域)のスタートアドレス $UST_A$ 、録音可能なエリアのスタートアドレス $RS_T_A$ 等が記録される。

【0073】これらの24ビット(3バイト)のスタートアドレスは図17(a)に示すように上位16ビットがクラスアドレス、下位8ビットがセクターアドレスとされている。そして、図20において前述したようにこれらのスタートアドレスによってディスク1上のエリア管理がなされる。

【0074】続いて、記録されている各楽曲等を後述する管理テーブルにおけるパーティクルに対応させるテーブルポインタ(P-TNO1 ~ P-TNO255)を有する対応テーブル指示データ部が用意されている。

【0075】そして対応テーブル指示データ部に続く領域には、対応テーブル指示データ部におけるテーブルポインタ(P-TN01～P-TN255)に対応して、(01h)～(FFh)までの255個のパーツテーブルが設けられた管理テーブル部が用意される(なお、『h』を付した数値はいわゆる16進表記のものである)。それぞれのパーツテーブルには、或るセグメントについて起点となるスタートアドレス、終端となるエンドアドレス、及びそのセグメント(トラック)のモード情報(トラックモード)が記録できるようになされている。

【0076】各パーツテーブルにおけるトラックのモード情報とは、そのセグメントが例えばオーバーライト禁止やデータ複製禁止に設定されているか否かの情報や、オーディオ情報か否か、モノラル/ステレオの種類などが記録されている。

【0077】管理テーブル部における(01h)～(FFh)までの各パーツテーブルは、対応テーブル指示データ部のテーブルポインタ(P-TN01～P-TN255)によって、そのセグメントの内容が示される。つまり、第1曲目の楽曲についてはテーブルポインタP-TN01として或るパーツテーブル(例えば(01h))、ただし実際にはテーブルポインタには所定の演算処理によりP-TOCセクター0内のバイトポジションで或るパーツテーブルを示すことができる数値が記されている)が記録されており、この場合パーツテーブル(01h)のスタートアドレスは第1曲目の楽曲の記録位置のスタートアドレスとなり、同様にエンドアドレスは第1曲目の楽曲が記録された位置のエンドアドレスとなる。さらに、トラックモード情報は第1曲目についての情報となる。

【0078】なお、これらのパーツテーブルにおける24ビット(3バイト)のスタートアドレス、エンドアドレスは図17(b)に示すように上位14ビットがクラスアドレス、続く6ビットがセクターアドレス、下位4ビットがサウンドグループアドレスとされている。

【0079】同様に第2曲目についてはテーブルポインタP-TN02に示されるパーツテーブル(例えば(02h))に、その第2曲目の記録位置のスタートアドレス、エンドアドレス、及びトラックモード情報が記録されている。以下同様にテーブルポインタはP-TN255まで用意されているため、P-TOC上では第255曲目まで管理可能とされている。そして、このようにP-TOCセクター0が形成されることにより、例えば再生時において、所定の楽曲をアクセスして再生させることができる。

【0080】なお、本実施例について後述するようU-TOCの編集動作が行なわれる対象となるディスクは、記録/再生可能な光磁気ディスクであり、この場合いわゆるアリマスタートの楽曲エリアが存在しないものであるため、上記した対応テーブル指示データ部及び管理テーブル部は用いられず(これらは続いて説明するU-T

OCで管理される)、従って各バイトは全て『00h』とされている。ただし、楽曲等が記録されるエリアとしてROMエリアと光磁気エリアの両方を備えたハイブリッドタイプのディスクについては、そのROMエリア内の楽曲の管理に上記対応テーブル指示データ部及び管理テーブル部が用いられる。

【0081】続いてU-TOCの説明を行なう。図15はU-TOCの1セクターのフォーマットを示しており、主にユーザーが録音を行なった楽曲や新たに楽曲が録音可能な未記録エリア(フリーエリア)についての管理情報が記録されているデータ領域とされる。例えばディスク1に或る楽曲の録音を行なうとする際には、このシステムコントロール11は、U-TOCからディスク上のフリーエリアを探し出し、ここに音声データを記録していくことができるようになされている。また、再生時には再生すべき楽曲が記録されているエリアをU-TOCから判別し、そのエリアにアクセスして再生動作を行なう。

【0082】図15に示すU-TOCのセクター(セクター0)には、P-TOCと同様にまずヘッダが設けられ、続いて所定アドレス位置に、メーカーコード、モデルコード、最初の楽曲の曲番(First TN0)、最後の楽曲の曲番(Last TN0)、セクター使用状況、ディスクシリアルナンバ、ディスクID等のデータが記録され、さらに、ユーザーが録音を行なって記録されている楽曲の領域や未記録領域等を後述する管理テーブル部に対処させることによって識別するため、対応テーブル指示データ部として各種のテーブルポインタ(P-DFA, P-EMPTY, P-FRA, P-TN01～P-TN255)が記録される領域が用意されている。

【0083】そして対応テーブル指示データ部のテーブルポインタ(P-DFA～P-TN255)に対応させることになる管理テーブル部として(01h)～(FFh)までの255個のパーツテーブルが設けられ、それぞれのパーツテーブルには、上記図14のP-TOCセクター0と同様に或るセグメントについて起点となるスタートアドレス、終端となるエンドアドレス、そのセグメントのモード情報(トラックモード)が記録されており、さらにこのU-TOCセクター0の場合、各パーツテーブルで示されるセグメントが他のセグメントへ続いて連結される場合があるため、その連結されるセグメントのスタートアドレス及びエンドアドレスが記録されているパーツテーブルを示すリンク情報が記録できるようになされている。

【0084】これらのパーツテーブルにおける24ビット(3バイト)のスタートアドレス、エンドアドレスは、図17(b)に示すように上位14ビットがクラスアドレス、続く6ビットがセクターアドレス、下位4ビットがサウンドグループアドレスとされている。

【0085】上述のようにこの種の記録再生装置では、例えば1つの楽曲のデータ物理的に不連続に、即ち後数

のセグメントにわたって記録されていてもセグメント間でアクセスしながら再生していくことにより再生動作に支障はないため、ユーザーが録音する楽曲等については、録音可能エリアの効率使用等の目的から、複数セグメントにわたって記録する場合もある。そのため、リンク情報が設けられ、例えば各パーツテーブルに与えられたナンバ(01h)～(FFh)(実数)は所定の演算処理によりU-TOCセクター0内のバイトポジションとされる数値で示される)によって、連結すべきパーツテーブルを指定することによってパーツテーブルが連結できるようになされている。(なお、あらかじめ記録される楽曲等については通常セグメント分割されないことがないため、前記図14のようにP-TOCセクター0においてリンク情報はすべて「(00h)」とされている。)

【0086】つまりU-TOCセクター0における管理テーブル部においては、1つのパーツテーブルは1つのセグメントを表現しており、例えば3つのセグメントが連結されて構成される楽曲についてはリンク情報によって連結される3つのパーツテーブルによって、そのセグメント位置の管理はなされる。

【0087】U-TOCセクター0の管理テーブル部における(01h)～(FFh)までの各パーツテーブルは、対応テーブル指示データ部におけるテーブルポインタ(P-DFA, P-EMPTY, P-FRA, P-TN01～P-TN0255)によって、以下のようにそのセグメントの内容が示される。

【0088】テーブルポインタP-DFAは光磁気ディスク1上の欠陥領域に付いて示しており、傷などによる欠陥領域となるトラック部分(＝セグメント)が示された1つのパーツテーブル又は複数のパーツテーブル内の先頭のパーツテーブルを指定している。つまり、欠陥セグメントが存在する場合はテーブルポインタP-DFAにおいて(01h)～(FFh)のいずれかが記録されており、それに相当するパーツテーブルには、欠陥セグメントがスタート及びエンドアドレスによって示されている。また、他にも欠陥セグメントが存在する場合は、そのパーツテーブルにおけるリンク情報として他のパーツテーブルが指定され、そのパーツテーブルにも欠陥セグメントが示されている。そして、さらに他の欠陥セグメントがない場合はリンク情報は例えば「(00h)」とされ、以降リンクなしとされる。

【0089】テーブルポインタP-EMPTYは管理テーブル部における1又は複数の未使用のパーツテーブルの先頭のパーツテーブルを示すものであり、未使用のパーツテーブルが存在する場合は、テーブルポインタP-EMPTYとして、(01h)～(FFh)のうちのいずれかが記録される。未使用のパーツテーブルが複数存在する場合は、テーブルポインタP-EMPTYによって指定されたパーツテーブルからリンク情報によって順次パーツテーブルが指定されていき、全ての未使用のパーツテーブルが管理テーブル部上で連結される。

【0090】例えば全く楽曲等の音声データの記録がなされておらず欠陥もない光磁気ディスクであれば、パーツテーブルは全て使用されていないため、例えばテーブルポインタP-EMPTYによってパーツテーブル(01h)が指定され、また、パーツテーブル(01h)のリンク情報としてパーツテーブル(02h)が指定され、パーツテーブル(02h)のリンク情報としてパーツテーブル(03)が指定され、というようにパーツテーブル(FFh)まで連結される。この場合パーツテーブル(FFh)のリンク情報は以降連結なしを示す「(00h)」とされる。

【0091】テーブルポインタP-FRAは光磁気ディスク1上のデータの書込可能なフリーエリア(消去領域を含む)について示しており、フリーエリアとなるトラック部分(＝セグメント)が示された1又は複数のパーツテーブル内の先頭のパーツテーブルを指定している。つまり、フリーエリアが存在する場合はテーブルポインタP-FRAにおいて(01h)～(FFh)のいずれかが記録されており、それに相当するパーツテーブルには、フリーエリアであるセグメントがスタート及びエンドアドレスによって示されている。また、このようなセグメントが複数個有り、つまりパーツテーブルが複数個有る場合はリンク情報により、リンク情報が「(00h)」となるパーツテーブルまで順次指定されている。

【0092】図16にパーツテーブルにより、フリーエリアとなるセグメントの管理状態を模式的に示す。これはセグメント(03h)(18h)(1Fh)(2Bh)(E3h)がフリーエリアとされている時に、この状態が対応テーブル指示データP-FRAに引き続きパーツテーブル(03h)(18h)(1Fh)(2Bh)(E3h)のリンクによって表現されている状態を示している。なお、上記した欠陥領域や、未使用パーツテーブルの管理形態もこれと同様となる。

【0093】テーブルポインタP-TN01～P-TN0255は、光磁気ディスク1にユーザーが記録を行なった楽曲について示しており、例えばテーブルポインタP-TN01では1曲目のデータが記録された1又は複数のセグメントのうちの時間的に先頭となるセグメントが示されたパーツテーブルを指定している。

【0094】例えば1曲目とされた楽曲がディスク上でトラックが分断されずに(つまり1つのセグメントで)記録されている場合は、その1曲目の記録領域はテーブルポインタP-TN01で示されるパーツテーブルにおけるスタート及びエンドアドレスとして記録されている。

【0095】また、例えば2曲目とされた楽曲がディスク上で複数のセグメントに離散的に記録されている場合は、その楽曲の記録位置を示すため各セグメントが時間的な順序に従って指定される。つまり、テーブルポインタP-TN02に指定されたパーツテーブルから、さらにリンク情報によって他のパーツテーブルが順次時間的な順序に従って指定されて、リンク情報が「(00h)」となるパーツテーブルまで連結される(上記、図16と同様の形



態)。このように例えば2曲目を構成するデータが記録された全セグメントが順次指定されて記録されていることにより、このU-TOCセクタ0のデータを用いて、2曲目の再生時や、その2曲目の領域へのオーバーライトを行なう際に、光学ヘッド3及び磁気ヘッド6をアクセスさせ離散的なセグメントから連続的な音楽情報を取り出したり、記録エリアを効率使用した記録が可能になる。

【0096】以上のようにディスク上のエリア管理はP-MTOCによってなされ、またレコーダブルーザーエリアにおいて記録された楽曲やフリーエリア等はU-TOCにより行なわれる。

【0097】これらのTOC情報はバッファRAM 13に読み込まれてシステムコントローラ11がこれを参照できるようにされるが、上述したように例えば消去動作を行なった際にはメッシュエリアを消失させるマージ処理を含めたU-TOC編集処理を行なうことになる。そして、この処理に好適な構成を備えて本実施例のメモリ制御装置及びメモリデータサーチ回路が構成されている。本実施例のメモリ制御装置としては、図1の記録再生装置におけるメモリコントローラ12及びシステムコントローラ11のメモリコントローラ12に対する制御機能によって構成されることになり、また本実施例のメモリデータサーチ回路はメモリコントローラ12の内部に具備されるものとなる。

【0098】以下、これらのメモリ制御装置、メモリデータサーチ回路、及び実行されるU-TOC編集処理について図2〜図13を用いて説明する。図2はメモリコントローラ12の内部構成を示すブロック図である。30はディスクドライブインターフェース部であり、ディスクドライブ側、即ちエンコーダ/デコーダ部8に対する記録/再生データD<sub>t</sub>、及びTOC情報T<sub>D</sub>の保持及び授受を行なう。

【0099】31はRAMデータインターフェース部であり、バッファRAM 13に対してデータの書込/読出及びこれらのデータの保持を行なう。書込/読出対象となるデータは記録/再生データD<sub>t</sub>、及びTOC情報T<sub>D</sub>となる。32は音声圧縮部即ちエンコーダ/デコーダ部14に対する記録/再生データD<sub>t</sub>の保持及び授受を行なう。

【0100】33はコントローラインターフェース部であり、システムコントローラ11に対するインターフェースとなる。ここではシステムコントローラ11との間でTOC情報T<sub>D</sub>の授け渡しが、システムコントローラ11からの制御信号の入力、及びこれらのデータ保持が行なわれる。

【0101】34はアドレスカウンタであり、システムコントローラ11からの制御信号に基づいて書込アドレス/読出アドレス(M<sub>id</sub>)を発生させ、バッファRAM 13に出力する。

【0102】35はメモリデータサーチ回路であり、コントローラインターフェース部33を介してシステムコントローラ11からの各種制御信号を入力すると、それに基づいてバッファRAM 13に保持されたTOC情報T<sub>D</sub>の検索動作を行なうことができるようになっている。Bは各部を接続している制御バスを示す。

【0103】メモリデータサーチ回路35の構成を図3に示す。40は出力選択部、41はDフリップフロップにより構成される基準アドレスレジスタを示す。この基準アドレスレジスタ41にはシステムコントローラ11からコントローラインターフェース部33を介して供給された基準アドレスA<sub>Dref</sub>がセットされる。この基準アドレスA<sub>Dref</sub>とは、後述するU-TOC編集処理において基準となるセグメントのスタートアドレス又はエンドアドレスがこれに相当することとなる。

【0104】また出力選択部40は、例えば後述する検索動作時においてバッファRAM 13から読み出されたデータ(U-TOCのパーツテーブルにおけるデータ)から基準アドレスA<sub>Dref</sub>と比較すべき検索対象アドレスA<sub>Ds</sub>を出力する。

【0105】43はDフリップフロップにより構成される近接アドレスレジスタであり、出力選択部42から出力されるアドレスA<sub>Ds</sub>をラッチすることができるようになっている。最終的には、この近接アドレスレジスタ42にラッチされているアドレスA<sub>Dprev</sub>が、このメモリデータサーチ回路34の検索処理により求められる検索アドレスとなる。

【0106】43はテンポラリレジスタを示し、出力選択部40から出力される検索対象アドレスA<sub>Ds</sub>と同一のパーツテーブルに記録されていたリンク情報(もしくはテーブルポインタ)が入力され、例えば2段のレジスタ構成で、今回入力されたリンク情報と前回入力されたリンク情報が保持される。前回入力されて保持しているリンク情報を検索対象パーツ情報LK<sub>s</sub>とする。

【0107】また、44はリンクレジスタであり、テンポラリレジスタ43から出力される検索対象パーツ情報LK<sub>s</sub>を検索対象パーツ情報LK<sub>prev</sub>としてラッチできるようになっている。このリンクレジスタ44はDフリップフロップで構成されている。

【0108】45は、基準アドレスレジスタ41にラッチされている基準アドレスA<sub>Dref</sub>と出力選択部40から出力された検索対象アドレスA<sub>Ds</sub>を比較する比較部、46は、出力選択部40から出力された検索対象アドレスA<sub>Ds</sub>と近接アドレスレジスタ42にラッチされている検索アドレスA<sub>Dprev</sub>を比較する比較部である。

【0109】47はコントロールロックを示し、比較部45、46による比較結果に基づいて近接アドレスレジスタ42及びリンクレジスタ44に対してラッチ信号を出力し、近接アドレスレジスタ42に対しては、出力選択部40から出力された検索対象アドレスA<sub>Ds</sub>を新

たな検索アドレス $AD_{prev}$ とする、検索アドレス $AD_{prev}$ の更新動作を実行させ、またリンクレジスタ44に対しては、テンポラリレジスタ43にラッチされている検索対象パーツ情報 $LK_p$ が新たな検索パーツ情報 $LK_{prev}$ となるように、検索パーツ情報 $LK_{prev}$ の更新動作を実行させる。

【0110】メモリコントローラ12内にこのようなメモリデータサーチ回路35が設けられることにより、例えば或る楽曲を消去したことに応じてU-TOCの編集がなされる際に、その楽曲が消去されたセグメント（編集の基準となるセグメント）の前後のセグメントを検索し、トラッシュエリアが存在する場合はそのトラッシュエリアを解消するマージ処理が行なわれるが（前記図20～図24参照）、このとき必要な編集の基準となるセグメントの前後のセグメントを検索する処理は、このメモリデータサーチ回路35によって実行されることになり、システムコントローラ11が検索を実行する必要はなくなる。

【0111】U-TOC編集処理の際のマージ処理について図4、図9のフローチャートを参照しながら説明する。なお、マージ処理は編集基準となるセグメントの前方（ディスク内周側）のマージ処理と後方（ディスク外周側）のマージ処理があり、これに関するシステムコントローラ11の処理を図4と図9にわけて説明している。

【0112】前方マージ処理としてのシステムコントローラ11の処理は図4のとおりとなる。まず、システムコントローラ11は編集基準となるセグメントのスタートアドレスを基準アドレス $N_{ref}$ として内部でセットする（F101）。例えば図5～図8に示すように、ディスク1上でアドレス $A_{26} \sim A_{27}$ のセグメント（斜線部）に楽曲が記録されており、これを消去したことに応じてマージ処理が実行されると、その消去されフリーエリアにかかわるアドレス $A_{26} \sim A_{27}$ のセグメントが編集基準のセグメント（基準フリーエリア）となり、この基準フリーエリアのスタートアドレス $A_{26}$ が基準アドレス $N_{ref}$ としてセットされる。

【0113】なお、図5～図8は基準フリーエリアの前方について各種場合を示しているものであり、図5

(a)は基準フリーエリアの前方にトラッシュエリアを介して楽曲が記録されているセグメントが存在している場合、図6は基準フリーエリアの前方はすでに楽曲が記録されているセグメントが存在しトラッシュエリアがない場合、図7(a)は基準フリーエリアの前方にトラッシュエリアを介してフリーエリアとなるセグメントが存在している場合、図8(a)は基準フリーエリアの前方はすでにフリーエリアとなるセグメントが存在しトラッシュエリアがない場合を示しているものであり、以下の前方マージ処理は、現在の状態がこのいずれに該当する状態であるかを判別し、それに応じてマージ処理を行な

うものとなる。

【0114】基準アドレス $N_{ref}$ をセットしたら、システムコントローラ11は次にメモリコントローラ12に対して前方サーチモードを実行させる。即ち、基準フリーエリアの前方隣接位置が図5(a)、図6、図7(a)、図8(a)のいずれの状態であるかをメモリコントローラ12に判別させる(F102)。

【0115】このために、メモリコントローラ12のコントローラインターフェース部33を介してメモリデータサーチ回路35の基準アドレスレジスタ41に基準アドレス $N_{ref}$ を供給するとともにラッチ制御コマンドを供給し、基準アドレス $N_{ref}$ を基準アドレスレジスタ41に基準アドレス $AD_{ref}$ として保持させる。

【0116】また、同様に近接アドレスレジスタ42に対しては検索アドレス $AD_{prev}$ の初期値としてアドレス $A_{ref}$ を供給し、これをラッチさせる。なお、アドレス $A_{ref}$ は図20に示したようにレコーダブルユーザーエリアの先頭位置のアドレスである。さらに、リンクレジスタ44の検索パーツ情報 $LK_{ref}$ をクリアする。

【0117】また、サーチモード信号 $S_{SH}$ を出力選択部40及びコントロールロジック47に対して出力する。サーチモード信号 $S_{SH}$ とは、メモリデータサーチ回路35に対して前方マージ処理を実行するか後方マージ処理を実行するかを識別させる信号となる。

【0118】前方マージ処理を示すサーチモード信号 $S_{SH}$ が供給されると、出力選択部40は読み込んだU-TOCにおけるパーツテーブルのアドレスデータのうち、エンドアドレスを検索対象アドレス $AD_8$ として出力するようにセットされる。

【0119】また、前方マージ処理を示すサーチモード信号 $S_{SH}$ により、コントロールロジック47は、比較部45における基準アドレス $AD_{ref}$ と検索対象アドレス $AD_8$ の比較によって、 $AD_8 < AD_{ref}$ が得られ、かつ、比較部46における検索アドレス $AD_{prev}$ と検索対象アドレス $AD_8$ の比較によって $AD_{prev} < AD_8$ が得られた際に、近接アドレスレジスタ42及びリンクレジスタ44に対してラッチ制御信号を出力し、検索アドレス $AD_{prev}$ 及び検索パーツ情報 $LK_{prev}$ の更新を実行させるようにセットされる。

【0120】そして、システムコントローラ11はメモリコントローラ12に対してこのように前方サーチモードをオンしたら、バッファRAM13に保持されているU-TOCについて、まずテーブルポインタP-FRAから導かれるパーツテーブルについての検索を実行させるように制御する(F103)。即ちメモリコントローラ12にフリーエリアに関するパーツテーブルのリードスキャンを実行させる。そして、このリードスキャンが終了するまで待機する(F104)。

【0121】このリードスキャンにおいて、メモリコントローラ12のメモリデータサーチ回路35では、基準

フリーエリアに対して前方で最も近い位置のフリーエリアとされているセグメントが検索されることになる。即ち、メモリコントローラ33はアドレスカウンタ34によってテーブルポインタP-FRAから導かれるパーツテーブルについてのアドレスを順次発生させ、これによりRAMデータインターフェース部31を介してフリーエリアを対象としたパーツテーブルのデータが順次取り込まれる。ここで1つのパーツテーブルから取り込まれるデータとは、スタートアドレス3バイト、エンドアドレス3バイト、トラックモード情報1バイト、リンク情報1バイトの全8バイトとなる。

【0122】メモリデータサーチ回路35がこれらのデータをコントローラインターフェース部33を介して取り込むと、まず、リンク情報はテンポラリレジスタ43に取り込まれる。

【0123】ただし、このリードスキャン開始の際にはテーブルポインタP-FRAがテンポラリレジスタ43に取り込まれており、最初のパーツテーブルが読み込まれた時点ではテンポラリレジスタ43には前回のリンク情報としてテーブルポインタP-FRAの値が保持され、このテーブルポインタP-FRAの値と今回取り込まれたリンク情報が2段のレジスタ構成によりそれぞれ保持されることになる。そしてこの時点でテンポラリレジスタ43はテーブルポインタP-FRAの値を検索対象パーツ情報 $L_{K_R}$ として保持することになる。

【0124】また、出力選択部40からはそのパーツテーブルに記録されたエンドアドレスが、検索対象アドレス $AD_R$ として出力される。そして、比較部45では基準アドレス $AD_{ref}$ （この場合アドレス $A_{2g}$ ）と検索対象アドレス $AD_R$ （そのパーツテーブルのエンドアドレス）が比較される。

【0125】ここで $AD_R > AD_{ref}$ とされる場合は、その読み込まれたパーツテーブルが基準フリーエリアよりも後方に位置するセグメントについてのパーツテーブルであることを示すことになり、逆に、 $AD_R < AD_{ref}$ であった場合は、読み込まれたパーツテーブルが基準フリーエリアよりも前方に位置するセグメントについてのパーツテーブルであることを示すことになる。

【0126】また、比較部46では検索アドレス $AD_{prev}$ （この場合、最初は初期値であるアドレス $A_{1H}$ ）と検索対象アドレス $AD_R$ （読み込まれたパーツテーブルのエンドアドレス）が比較される。

【0127】ここで $AD_R > AD_{prev}$ とされる場合は、その読み込まれたパーツテーブルが検索アドレス $AD_{prev}$ にエンドアドレスが示されるセグメントより後方のセグメントであることになり、一方 $AD_R < AD_{prev}$ である場合は、その読み込まれたパーツテーブルが検索アドレス $AD_{prev}$ にエンドアドレスが示されるセグメントより前方のセグメントであることになり、ただし、まだ検索アドレス $AD_{prev}$ が一度も更新されていない時点で

読み込まれたパーツテーブルについては、比較される検索アドレス $AD_{prev}$ が初期値 $A_{1H}$ とされているため、必ず $AD_R > AD_{prev}$ となる。

【0128】ここで、比較部45で $AD_R < AD_{ref}$ とされると（検索アドレス $AD_{prev}$ が初期値 $A_{1H}$ の場合、比較部46で $AD_R > AD_{prev}$ という結果が出る）、読み込まれたパーツテーブルは、基準フリーエリアよりも前方であって、比較的近い位置に位置するフリーエリアのセグメントを示すパーツテーブルと判断され、コントロールロジック47は近接アドレスレジスタ42及びリンクレジスタ44にラッチ制御信号を出力し、アドレス $AD_R$ を新たな検索アドレス $AD_{prev}$ とし、またテンポラリレジスタ43にラッチされていた検索対象パーツ情報 $L_{K_R}$ をリンクレジスタ44に検索パーツ情報 $L_{K_{prev}}$ としてラッチさせる。

【0129】テンポラリレジスタ43における検索対象パーツ情報 $L_{K_R}$ は即ち前回読み込まれたパーツテーブルにおけるリンク情報（この場合は即ちテーブルポインタP-FRAの値となる）であるため、このように近接アドレスレジスタ42における検索アドレス $AD_{prev}$ が更新されると同時に、その更新された $AD_{prev}$ の値と新たなエンドアドレスが記録されたパーツテーブルの位置情報がリンクレジスタ44に検索パーツ情報 $L_{K_{prev}}$ として保持されることになる。

【0130】これにより、基準フリーエリアの前方のセグメントのエンドアドレスが検索アドレス $AD_{prev}$ として保持され、またそのセグメントを示すパーツテーブルの位置が検索リンク情報 $L_{K_{prev}}$ として示される。

【0131】続いて、リードスキャンに応じてそのパーツテーブルからリンクされているパーツテーブルが読み込まれてくることになり、このパーツテーブルにおけるリンク情報はテンポラリレジスタ43に取り込まれる。このとき、テンポラリレジスタ43における検索対象パーツ情報 $L_{K_R}$ は前回取り込まれたリンク情報となり、即ち検索対象パーツ情報 $L_{K_R}$ により今回取り込まれたパーツテーブルのU-TOC上の位置が示されることになる。またそのパーツテーブルのエンドアドレスが出力選択部40より検索対象アドレス $AD_R$ として出力される。

【0132】このとき、その検索対象アドレス $AD_R$ と基準アドレス $AD_{ref}$ が比較部45で比較され、さらに検索対象アドレス $AD_R$ と検索アドレス $AD_{prev}$ が比較部46で比較されて、その結果 $AD_R < AD_{ref}$ であった、しかも $AD_R > AD_{prev}$ であれば、その読み込まれたパーツテーブルは、その時点でエンドアドレスが検索アドレス $AD_{prev}$ として保持されているパーツテーブルよりも、基準フリーエリアに対して前方側より近い位置にあるセグメントに対するパーツテーブルであることになる。

【0133】従って、コントロールロジック47は近接

アドレスレジスタ42及びリンクレジスタ44にラッチを実行させ、検索アドレス $AD_{prev}$ がその読み込まれたパーツテーブルにおけるエンドアドレスとされるように更新させ、また検索パーツ情報 $LK_{prev}$ としてその読み込まれたパーツテーブルの位置を示すリンク情報、即ちこの時点でテンポラリレジスタ43に検索対象パーツ情報 $LK_R$ として保持されている値に更新されるようにする。

【0134】続いてリンクされているパーツテーブルが順次読み込まれていくことになるが、その都度比較部45、46による比較動作が実行され、その結果 $AD_R < AD_{ref}$ であって、しかも $AD_R > AD_{prev}$ であれば、近接アドレスレジスタ42の検索アドレス $AD_{prev}$ 及びリンクレジスタ44の検索パーツ情報 $LK_{prev}$ が更新され、一方、 $AD_R < AD_{ref}$  かつ  $AD_R > AD_{prev}$ の結果が得られなかった時は、近接アドレスレジスタ42の検索アドレス $AD_{prev}$ 及びリンクレジスタ44の検索パーツ情報 $LK_{prev}$ は更新されずにそのまま前回の更新時の値が保持される。

【0135】従ってメモリデータサーチ回路35でこのような動作がテーブルポインタP-FRAから導かれる全てのパーツテーブルについてのリードスキャンに応じて実行されると、それが終了した時点で、基準フリーエリアに対して前方側で最も近いフリーエリアとなっているセグメントのエンドアドレスが検索アドレス $AD_{prev}$ として保持され、また、そのセグメントを示すパーツテーブルが検索パーツ情報 $LK_{prev}$ として保持されていることになる。

【0136】メモリコントローラ12によるテーブルポインタP-FRAからのパーツテーブルのリードスキャンが終了すると、システムコントローラ11の処理は図4のステップF105に進み、メモリデータサーチ回路35に保持されている検索アドレス $AD_{prev}$ 及び検索パーツ情報 $LK_{prev}$ を取り込む。そして検索アドレス $AD_{prev}$ を近接フリーエリアアドレス $N_1$ として保持し、また検索パーツ情報 $LK_{prev}$ を近接フリーエリアパーツ情報 $NL_1$ として保持する。

【0137】続いて、システムコントローラ11は再びメモリコントローラ12のメモリデータサーチ回路35に対して、近接アドレスレジスタ42に初期値としてアドレス $AN_{in}$ を検索アドレス $AD_{prev}$ としてセットし、さらにリンクレジスタ44の検索パーツ情報 $LK_{prev}$ をクリアする(F106)。

【0138】そして、システムコントローラ11はメモリコントローラ12に対してこのようにメモリデータサーチ回路35をセットしたら、メモリコントローラ12に対して、バッファRAM13に保持されているU-TQCについて今度はテーブルポインタP-TN01〜P-TN025のそれぞれから導かれるパーツテーブルについての検索を順次実行させるように制御する(F108)。即ちメモリコ

ントローラ12に楽曲が記録されているセグメント(楽曲エリア)に関するパーツテーブルのリードスキャンを実行させる。そして、このリードスキャンが終了するまで待機する(F109)。

【0139】このリードスキャンにおいては、メモリコントローラ12のメモリデータサーチ回路35では、基準フリーエリアに対して前方で最も近い位置の楽曲エリアとなるセグメントが検索されることになる。

【0140】即ち、メモリコントローラ33はアドレスカウンタ34によってテーブルポインタP-TN01から導かれるパーツテーブルについてのアドレスを順次発生させ、これによりRAMデータインターフェース部31を介して第1曲目の1又は複数のセグメントを対象としたパーツテーブルのデータが順次取り込まれる。ここで1つのパーツテーブルから取り込まれるデータとは、スタートアドレス3バイト、エンドアドレス3バイト、トラックモード情報1バイト、リンク情報1バイトの全8バイトとなる。

【0141】また、第1曲目についてのパーツテーブルのリードスキャンが終了したら続いて第2曲目としてテーブルポインタP-TN02からのパーツテーブル、さらに続いて第3曲目としてテーブルポインタP-TN03からのパーツテーブルと、順次リードスキャンされ、従って録音されている全ての楽曲についてのセグメントに対応するパーツテーブルが順次バッファRAM13から読み出される。

【0142】メモリデータサーチ回路35はこれらのパーツテーブルのデータをコントローラインターフェース部33を介して取り込むと、上記フリーエリアに関するパーツテーブルの場合同様に各セグメントのエンドアドレスの比較処理や、前回のリンク情報の保持がなされ、また比較部45、46の比較結果に応じて、 $AD_R > AD_{prev}$  かつ  $AD_R < AD_{ref}$  であれば、読み込まれたパーツテーブルは、基準フリーエリアよりも前方であって、比較的近い位置に位置する楽曲エリアのセグメントを示すパーツテーブルと判断され、コントロールレジスタ47から近接アドレスレジスタ42及びリンクレジスタ44にラッチ制御信号が出力される。そして、アドレス $AD_R$ を新たな検索アドレス $AD_{prev}$ とし、またテンポラリレジスタ43にラッチされている検索対象パーツ情報 $LK_R$ をリンクレジスタ44に検索パーツ情報 $LK_{prev}$ としてラッチさせる。

【0143】さらに続いてパーツテーブルが順次読み込まれていくことになるが、その都度比較部45、46による比較動作が実行され、その結果 $AD_R < AD_{ref}$ であって、しかも $AD_R > AD_{prev}$ であれば、近接アドレスレジスタ42の検索アドレス $AD_{prev}$ 及びリンクレジスタ44の検索パーツ情報 $LK_{prev}$ が更新され、一方、 $AD_R < AD_{ref}$  かつ  $AD_R > AD_{prev}$ の結果が得られなかった時は、近接アドレスレジスタ42の検索アドレ

スAD<sub>prev</sub>及びリンクレジスタ44の検索パーツ情報L<sub>K<sub>prev</sub></sub>は更新されずにそのまま前回の更新時の値が保持される。

【0144】従ってメモリデータサッチ回路35でこのような動作がテーブルポインタP-TN01〜P-TN0255（ただしP-TN01〜P-TN0255のうち「00h」）とされているテーブルポインタについてパーツテーブルは存在しないためリードスキャンは不要となり、例えば3曲しか録音されていないならばテーブルポインタP-TN04〜P-TN0255に関するリードスキャンは不要であるから導かれる全てのパーツテーブルについてのリードスキャンに応じて実行されると、それが終了した時点で、基準フリーエリアに対して前方で最も近い楽曲エリアとなっているセグメントのエンドアドレスが検索アドレスAD<sub>prev</sub>として保持され、また、そのセグメントを示すパーツテーブルが検索パーツ情報L<sub>K<sub>prev</sub></sub>として保持されていることになる。

【0145】メモリコントローラ12によるテーブルポインタP-TN01〜P-TN0255からのパーツテーブルのリードスキャンが終了すると、システムコントローラ11の処理は図4のステップ109に進み、メモリデータサッチ回路35に保持されている検索アドレスAD<sub>prev</sub>及び検索パーツ情報L<sub>K<sub>prev</sub></sub>を取り込む。そして検索アドレスAD<sub>prev</sub>を近接楽曲エリアアドレスN<sub>2</sub>として保持し、また検索パーツ情報L<sub>K<sub>prev</sub></sub>を近接楽曲エリアパーツ情報NL<sub>2</sub>として保持する。

【0146】この時点でシステムコントローラ11は近接フリーエリアアドレスN<sub>1</sub>と近接楽曲エリアアドレスN<sub>2</sub>を比較する（F110）。この比較によって基準フリーエリアの前にフリーエリアが位置しているのか楽曲エリアが位置しているのが分かる。

【0147】例えば図5（a）、図6のように基準フリーエリアの直前に楽曲エリアが存在している場合は、図示するように近接フリーエリアアドレスN<sub>1</sub>はアドレスA<sub>21</sub>に相当し、また近接楽曲エリアアドレスN<sub>2</sub>はアドレスA<sub>13</sub>に相当して、即ちN<sub>1</sub> < N<sub>2</sub>となる。一方図7（a）、図8（a）のように基準フリーエリアの直前にフリーエリアが存在している場合は、図示するように近接フリーエリアアドレスN<sub>1</sub>はアドレスA<sub>23</sub>に相当し、また近接楽曲エリアアドレスN<sub>2</sub>はアドレスA<sub>21</sub>に相当して、即ちN<sub>1</sub> > N<sub>2</sub>となる。

【0148】ステップF110でN<sub>1</sub> < N<sub>2</sub>とされ、前方が楽曲エリアと判別された場合は、続いて基準アドレスN<sub>ref</sub>から近接楽曲エリアアドレスN<sub>2</sub>を減算し、これにより基準フリーエリアとその直前の楽曲エリアの間にトラッシュエリアが存在しているか否かを判別する（F111）。

【0149】もし、近接楽曲エリアアドレスN<sub>2</sub>と基準アドレスN<sub>ref</sub>の差が1サウンドグループの差であれば、つまり基準フリーエリアとその直前の楽曲エリアは

完全に隣接し、トラッシュエリアは存在しないことになる。つまり図6の状態であることが判別される。この場合はトラッシュエリアに対するマージ処理は不要のため、前方マージ処理を終了する（F111→YES）。

【0150】ところが、近接楽曲エリアアドレスN<sub>2</sub>と基準アドレスN<sub>ref</sub>の差が2サウンドグループ以上の差であれば、つまり基準フリーエリアとその直前の楽曲エリアの間にトラッシュエリアが存在し、即ち図5（a）の状態であることが判別される。

【0151】この場合はトラッシュエリアに対するマージ処理を実行する（F111→F112）。即ち、図5（b）に示すように基準フリーエリアのスタートアドレスをアドレスA<sub>16</sub>からアドレスA<sub>24</sub>に変更して保持する。このアドレスA<sub>24</sub>は近接楽曲エリアアドレスN<sub>2</sub>+1の演算により算出する。これにより、システムコントローラ11内では基準フリーエリアは直前の楽曲エリアと完全に隣接し、トラッシュエリアが無くなった状態として把握されることになる。

【0152】また、ステップF110でN<sub>1</sub> > N<sub>2</sub>とされ、前方がフリーエリアと判別された場合は、トラッシュエリアの有無を判別することなくマージ処理を実行することになる（F110→F113）。つまり、前方のフリーエリアと基準フリーエリアを合成することで、トラッシュエリアがもし存在しても自動的にそれが解消されることになる。

【0153】例えば図8（a）のように基準フリーエリアとその直前のフリーエリアが完全に隣接し、トラッシュエリアは存在しない場合では、基準フリーエリアのスタートアドレスA<sub>14</sub>を前方のフリーエリアのスタートアドレスA<sub>22</sub>として把握し、図8（b）のようにアドレスA<sub>22</sub>〜A<sub>27</sub>を基準フリーエリアとして新たに把握する。

【0154】なお、この前方マージ処理及び後述する後方マージ処理が終了した後、U-TOCの書換処理が行なわれるが、実際にU-TOCを編集する際には、アドレスA<sub>14</sub>からのフリーエリアのセグメントが示されたパーツテーブルにおけるエンドアドレスをA<sub>23</sub>からA<sub>27</sub>に変更する処理を行なうことになる。ただし、後述する後方マージ処理でさらにフリーエリアが後方にも合成された場合は、それに応じてアドレスA<sub>22</sub>をスタートアドレスとするパーツテーブルのエンドアドレスは、その後方のフリーエリアのエンドアドレスに書き換えられることになる。

【0155】また、例えば図7（a）のように基準フリーエリアとその直前のフリーエリアの間にトラッシュエリアが存在していても、同様に基準フリーエリアのスタートアドレスA<sub>14</sub>を前方のフリーエリアのスタートアドレスA<sub>22</sub>として把握し、図7（b）のようにアドレスA<sub>22</sub>〜A<sub>27</sub>を基準フリーエリアとして新たに把握することで、トラッシュエリアは自動的に消滅することになる。

【0156】以上の前方マージ処理が終了したら、今度

はシステムコントローラ11は基準フリーアドレスからの後方マージよりを実行する。

【0157】後方マージ処理としてのシステムコントローラ11の処理は図9のとおりとなる。まず、システムコントローラ11は編集基準となるセグメントのエンドアドレスを基準アドレス $N_{ref}$ として内部でセットする(F201)。例えば図10～図13に示すように、ディスク1上でアドレス $A_{24} \sim A_{27}$ のセグメントもしくは $A_{24} \sim A_{29}$ セグメントが上述した前方マージ処理後の基準フリーエリア(斜線部)とされている場合、この基準フリーエリアのエンドアドレス $A_{27}$ (図11の場合は $A_{29}$ )が基準アドレス $N_{ref}$ としてセットされる。

【0158】なお、図10～図13は基準フリーエリアの後方について各種場合を示しているものであり、図10(a)は基準フリーエリアの後方にトラッシュエリア(斜線部)とされている場合、この基準フリーエリアのエンドアドレス $A_{27}$ が基準アドレス $N_{ref}$ としてセットされる。図11は基準フリーエリアの後方にはすぐに楽曲が記録されているセグメントが存在している場合、図11は基準フリーエリアの後方にはすぐに楽曲が記録されているセグメントが存在しトラッシュエリアがない場合、図12(a)は基準フリーエリアの後方にトラッシュエリアを介してフリーエリアとなるセグメントが存在している場合、図13(a)は基準フリーエリアの後方にはすぐにフリーエリアとなるセグメントが存在しトラッシュエリアがない場合を示しているものであり、以下の後方マージ処理は、現在の状態がこのいずれに該当する状態であるかを判別し、それに応じてマージ処理を行なうものとなる。

【0159】基準アドレス $N_{ref}$ をセットしたら、システムコントローラ11は次にメモリコントローラ12に対して後方サーチモードを実行させる。即ち、基準フリーエリアの後方隣接位置が図10(a)、図11、図12(a)、図13(a)のいずれの状態であるかをメモリコントローラ12に判別させる(F202)。

【0160】このために、メモリコントローラ12のコントローラインターフェース部33を介してメモリデータサーチ回路35の基準アドレスレジスタ41に基準アドレス $N_{ref}$ を供給するとともにラッチ制御コマンドを供給し、基準アドレス $N_{ref}$ を基準アドレスレジスタ41に基準アドレス $AD_{ref}$ として保持させる。つまりこの基準アドレスは前方マージ処理の場合が基準フリーエリアのスタートアドレスであったことは逆に基準フリーエリアのエンドアドレスとなる。

【0161】また、同様に近接アドレスレジスタ42に対しては初期値としてアドレス $A_{HAX}$ を供給し、これをラッチさせる。なお、アドレス $A_{HAX}$ は図20に示したようにレコーダブルユーザーエリアの最後位置のアドレスであり、リードアウトスタートアドレス $RO_A$ の1つ前のアドレスとなる。さらに、リンクレジスタ44の検索パーツ情報 $L_{Kprev}$ をクリアする。

【0162】また、サーチモード信号 $S_{Sg}$ を出力選択部40及びコントロールロジック47に対して出力する。

この場合のサーチモード信号 $S_{Sg}$ とは、上述のようにメモリデータサーチ回路35に対して前方マージ処理を実行するか後方マージ処理を実行するかを識別させる信号であり、後方マージ処理を示すサーチモード信号 $S_{Sg}$ が供給された場合は、出力選択部40は読み込まれたU-TOCにおけるパーツテーブルのアドレスデータのうち、スタートアドレスを検索対象アドレス $AD_R$ として出力するようにセットされる。

【0163】また、後方マージ処理を示すサーチモード信号 $S_{Sg}$ により、コントロールロジック47は、比較部45における基準アドレス $AD_{ref}$ と検索対象アドレス $AD_R$ の比較によって、 $AD_R > AD_{ref}$ が得られ、かつ、比較部46における検索対象アドレス $AD_{prev}$ と検索対象アドレス $AD_R$ の比較によって $AD_{prev} > AD_R$ が得られた際に、近接アドレスレジスタ42及びリンクレジスタ44に対してラッチ制御信号を出力し、検索アドレス $AD_{prev}$ 及び検索パーツ情報 $L_{Kprev}$ の更新を実行させるようにセットされる。

【0164】そして、システムコントローラ11はメモリコントローラ12に対してこのように後方サーチモードをオンしたら、バッファRAM13に保持されているU-TOCについて、まずテーブルポインタP-FRAから導かれるパーツテーブルについての検索を実行させるように制御する(F203)。即ちメモリコントローラ12にこのフリーエリアに関するパーツテーブルのリードスキャンを実行させる。そして、このリードスキャンが終了するまで待機する(F204)。

【0165】このリードスキャンにおいて、メモリコントローラ12のメモリデータサーチ回路35では、基準フリーエリアに対して後方でも近い位置のフリーエリアとされているセグメントが検索されることになる。即ち、メモリコントローラ12はアドレスカウンタ34によってテーブルポインタP-FRAから導かれるパーツテーブルについてのアドレスを順次発生させ、これによりRAMデータインターフェース部33を介してフリーエリアを対象としたパーツテーブルのデータが順次取り込まれる。つまり前方マージ処理の際と同様に1つのパーツテーブルから、スタートアドレス3バイト、エンドアドレス3バイト、トラックモード情報1バイト、リンク情報1バイトの全8バイトのデータが取り込まれる。

【0166】メモリデータサーチ回路35がこれらのデータをコントローラインターフェース部33を介して取り込むと、まず、リンク情報はテンポラリレジスタ43に取り込まれる。

【0167】ただし、このリードスキャン開始の際にはテーブルポインタP-FRAがテンポラリレジスタ43に取り込まれており、最初のパーツテーブルが読み込まれた時点ではテンポラリレジスタ43には前回のリンク情報としてテーブルポインタP-FRAの値が保持され、このテーブルポインタP-FRAの値と今回取り込まれたリンク情

報が2段のレジスタ構成によりそれぞれ保持されることになる。そしてこの時点でテンポラリレジスタ43はテーブルポインタP-FRAの値を検索対象パーツ情報LK<sub>R</sub>として保持していることになる。

【0168】また、出力選択部40からはそのパーツテーブルに記録されたスタートアドレスが、検索対象アドレスAD<sub>R</sub>として出力される。そして、比較部45では基準アドレスAD<sub>ref</sub>（この場合アドレスA<sub>27</sub>）と検索対象アドレスAD<sub>R</sub>（そのパーツテーブルのスタートアドレス）が比較される。ここでAD<sub>R</sub> > AD<sub>ref</sub>とされる場合は、その読み込まれたパーツテーブルが基準フリーエリアよりも後方に位置するセグメントについてのパーツテーブルであることを示すことになり、逆に、AD<sub>R</sub> < AD<sub>ref</sub>であった場合は、読み込まれたパーツテーブルが基準フリーエリアよりも前方に位置するセグメントについてのパーツテーブルであることを示すことになる。

【0169】また、比較部46では検索アドレスAD<sub>prev</sub>（この場合、最初は初期値であるアドレスA<sub>max</sub>）と検索対象アドレスAD<sub>R</sub>（読み込まれたパーツテーブルのスタートアドレス）が比較される。

【0170】ここでAD<sub>R</sub> > AD<sub>prev</sub>とされる場合は、その読み込まれたパーツテーブルが検索アドレスAD<sub>prev</sub>にスタートアドレスが示されるセグメントより後方のセグメントであることになり、一方AD<sub>R</sub> < AD<sub>prev</sub>である場合は、その読み込まれたパーツテーブルが検索アドレスAD<sub>prev</sub>にスタートアドレスが示されるセグメントより後方のセグメントであることになる。ただし、まだ検索アドレスAD<sub>prev</sub>が1度も更新されていない時点で読み込まれたパーツテーブルについては、比較される検索アドレスAD<sub>prev</sub>が初期値A<sub>max</sub>とされているため、必ずAD<sub>R</sub> < AD<sub>prev</sub>となる。

【0171】ここで、比較部45でAD<sub>R</sub> > AD<sub>ref</sub>とされたと（検索アドレスAD<sub>prev</sub>が初期値A<sub>max</sub>の場合、比較部46ではAD<sub>R</sub> < AD<sub>prev</sub>という結果が出る）、読み込まれたパーツテーブルは、基準フリーエリアよりも後方であって、比較的近い位置に位置するフリーエリアのセグメントを示すパーツテーブルと判断され、コントロールロジック47は近接アドレスレジスタ42及びリンクレジスタ44にラッチ制御信号を出力し、アドレスAD<sub>R</sub>を新たな検索アドレスAD<sub>prev</sub>とし、またテンポラリレジスタ43にラッチされていた検索対象パーツ情報LK<sub>R</sub>をリンクレジスタ44に検索パーツ情報LK<sub>prev</sub>としてラッチさせる。

【0172】テンポラリレジスタ43における検索対象パーツ情報LK<sub>R</sub>（即ち前回読み込まれたパーツテーブルにおけるリンク情報（このときはテーブルポインタP-FRAの値となる場合もある）であるため、このように近接アドレスレジスタ42における検索アドレスAD<sub>prev</sub>が更新されると同時に、その更新されたAD<sub>prev</sub>の値と

なるエンドアドレスが記録されたパーツテーブルの位置情報がリンクレジスタ44に検索パーツ情報LK<sub>prev</sub>として保持されることになる。

【0173】これにより、基準フリーエリアの後方のセグメントのスタートアドレスが検索アドレスAD<sub>prev</sub>として保持され、またそのセグメントを示すパーツテーブルの位置が検索パーツ情報LK<sub>prev</sub>として示される。

【0174】続いて、リードスキャンに応じてそのパーツテーブルからリンクされているパーツテーブルが読み込まれてくることになり、このパーツテーブルにおけるリンク情報はテンポラリレジスタ43に取り込まれる。このとき、テンポラリレジスタ43における検索対象パーツ情報LK<sub>R</sub>は前回取り込まれたリンク情報となり、即ち検索対象パーツ情報LK<sub>R</sub>により今回取り込まれたパーツテーブルのU-TOC上の位置が示されることになる。またそのパーツテーブルのスタートアドレスが出力選択部40より検索対象アドレスAD<sub>R</sub>として出力される。

【0175】このとき、その検索対象アドレスAD<sub>R</sub>と基準アドレスAD<sub>ref</sub>が比較部45で比較され、さらに検索対象アドレスAD<sub>R</sub>と検索アドレスAD<sub>prev</sub>が比較部46で比較されて、その結果AD<sub>R</sub> > AD<sub>ref</sub>であって、しかもAD<sub>R</sub> < AD<sub>prev</sub>であれば、その読み込まれたパーツテーブルは、その時点でスタートアドレスが検索アドレスAD<sub>prev</sub>として保持されているパーツテーブルよりも、基準フリーエリアに対して後方側より近い位置にあるセグメントに対するパーツテーブルであることになる。

【0176】従って、コントロールロジック47は近接アドレスレジスタ42及びリンクレジスタ44にラッチを実行させ、検索アドレスAD<sub>prev</sub>がその読み込まれたパーツテーブルにおけるスタートアドレスとされるように更新させ、また検索パーツ情報LK<sub>prev</sub>としてその読み込まれたパーツテーブルの位置を示すリンク情報、即ちこの時点でテンポラリレジスタ43に検索対象パーツ情報LK<sub>R</sub>として保持されている値に更新されるようにする。

【0177】続いてリンクされているパーツテーブルが順次読み込まれていくことになるが、その都度比較部45、46による比較動作が実行され、その結果AD<sub>R</sub> > AD<sub>ref</sub>であって、しかもAD<sub>R</sub> < AD<sub>prev</sub>であれば、近接アドレスレジスタ42の検索アドレスAD<sub>prev</sub>及びリンクレジスタ44の検索パーツ情報LK<sub>prev</sub>が更新され、一方、AD<sub>R</sub> > AD<sub>ref</sub>かつAD<sub>R</sub> < AD<sub>prev</sub>の結果が得られなかった時は、近接アドレスレジスタ42の検索アドレスAD<sub>prev</sub>及びリンクレジスタ44の検索パーツ情報LK<sub>prev</sub>は更新されずにそのままでの更新時の値が保持される。

【0178】従ってメモリデータサーチ回路35でこのような動作がテーブルポインタP-FRAから導かれる全て

のパーツテーブルについてのリードスキャンに応じて実行されると、それが終了した時点で、基準フリーエリアに対して後方側で最も近いフリーエリアとなっているセグメントのスタートアドレスが検索アドレス $AD_{prev}$ として保持され、また、そのセグメントを示すパーツテーブルが検索パーツ情報 $LK_{prev}$ として保持されていることになる。

【0179】メモリコントローラ12によるテーブルポインタP-FRからパーツテーブルのリードスキャンが終了すると、システムコントローラ11の処理は図9のステップF205に進み、メモリデータサーチ回路35に保持されている検索アドレス $AD_{prev}$ 及び検索パーツ情報 $LK_{prev}$ を取り込む。そして検索アドレス $AD_{prev}$ を近接フリーエリアアドレス $N_1$ として保持し、また検索パーツ情報 $LK_{prev}$ を近接フリーエリアパーツ情報 $N_1$ として保持する。

【0180】続いて、システムコントローラ11は再びメモリコントローラ12のメモリデータサーチ回路35に対して、近接アドレスレジスタ42に初期値としてアドレス $AD_{next}$ を検索アドレス $AD_{prev}$ としてセットし、さらにリンクレジスタ44の検索パーツ情報 $LK_{prev}$ をクリアする(F206)。

【0181】そして、システムコントローラ11はメモリコントローラ12に対してこのようにメモリデータサーチ回路35をセットしたら、メモリコントローラ12に対して、バッファRAM13に保持されているU-TOCについて今度はテーブルポインタP-TN01〜P-TN0255のそれぞれから導かれるパーツテーブルについての検索を順次実行させるように制御する(F208)。即ちメモリコントローラ12に楽曲が記録されているセグメント(楽曲エリア)に関するパーツテーブルのリードスキャンを実行させる。そして、このリードスキャンが終了するまで待機する(F209)。

【0182】このリードスキャンにおいては、メモリコントローラ12のメモリデータサーチ回路35では、基準フリーエリアに対して後方側で最も近い位置の楽曲エリアとなるセグメントが検索されることになる。即ち、メモリコントローラ33はアドレスカウンタ34によってテーブルポインタP-TN01から導かれるパーツテーブルについてのアドレスを順次発生させ、これによりRAMデータインターフェース部31を介して第1曲目の1又は複数のセグメントを対象としたパーツテーブルのデータが順次取り込まれる。ここで1つのパーツテーブルから取り込まれるデータとは、スタートアドレス3バイト、エンドアドレス3バイト、トラック番号情報1バイト、リンク情報1バイトの全8バイトとなる。

【0183】また、第1曲目についてのパーツテーブルのリードスキャンが終了したら続いて第2曲目としてテーブルポインタP-TN02からのパーツテーブル、さらに続いて第3曲目としてテーブルポインタP-TN03からのパー

ツテーブルと、順次リードスキャンされ、従って録音されている全ての楽曲についてのセグメントに対応するパーツテーブルが順次バッファRAM13から読み出される。

【0184】メモリデータサーチ回路35はこれらのパーツテーブルのデータをコントロールインターフェース部33を介して取り込むと、上記フリーエリアに関するパーツテーブルの場合同様に各セグメントのスタートアドレスの比較処理や、前回のリンク情報の保持がなされ、また比較部45、46の比較結果に応じて、 $AD_R < AD_{prev}$ かつ $AD_R > AD_{ref}$ であれば、読み込まれたパーツテーブルは、基準フリーエリアよりも後方であって、比較的近い位置に楽曲エリアのセグメントを示すパーツテーブルと判断され、コントロールレジスタ47から近接アドレスレジスタ42及びリンクレジスタ44にラッチ制御信号が出力される。そして、アドレス $AD_R$ を新たな検索アドレス $AD_{prev}$ とし、またテンポラリレジスタ43にラッチされていた検索対象パーツ情報 $LK_R$ をリンクレジスタ44に検索パーツ情報 $LK_{prev}$ としてラッチさせる。

【0185】さらに続いてパーツテーブルが順次読み込まれていくことになるが、その都度比較部45、46による比較動作が実行され、その結果 $AD_R > AD_{ref}$ であって、しかも $AD_R < AD_{prev}$ であれば、近接アドレスレジスタ42の検索アドレス $AD_{prev}$ 及びリンクレジスタ44の検索パーツ情報 $LK_{prev}$ が更新され、一方、 $AD_R > AD_{ref}$ かつ $AD_R < AD_{prev}$ の結果が得られなかった時は、近接アドレスレジスタ42の検索アドレス $AD_{prev}$ 及びリンクレジスタ44の検索パーツ情報 $LK_{prev}$ は更新されずにそのまま前回の更新時の値が保持される。

【0186】従ってメモリデータサーチ回路35でこのような動作がテーブルポインタP-TN01〜P-TN0255(もちろんこの場合も、P-TN01〜P-TN0255のうち「00h」とされているテーブルポインタについてはパーツテーブルは存在しないためリードスキャンは不要である)から導かれる全てのパーツテーブルについてのリードスキャンに応じて実行されると、それが終了した時点で、基準フリーエリアに対して後方側で最も近い楽曲エリアとなっているセグメントのスタートアドレスが検索アドレス $AD_{prev}$ として保持され、また、そのセグメントを示すパーツテーブルが検索パーツ情報 $LK_{prev}$ として保持されていることになる。

【0187】メモリコントローラ12によるテーブルポインタP-TN01〜P-TN0255からのパーツテーブルのリードスキャンが終了すると、システムコントローラ11の処理は図4のステップF209に進み、メモリデータサーチ回路35に保持されている検索アドレス $AD_{prev}$ 及び検索パーツ情報 $LK_{prev}$ を取り込む。そして検索アドレス $AD_{prev}$ を近接楽曲エリアアドレス $N_2$ として保持し、ま



た検索パーツ情報 $L_{K_{p10}}$ を近接楽曲エリアパーツ情報 $N_{L2}$ として保持する。

【0188】この時点でシステムコントローラ11は近接フリーエリアアドレス $N_1$ と近接楽曲エリアアドレス $N_2$ を比較する(F210)。この比較によって基準フリーエリアの後にフリーエリアが存在しているのか楽曲エリアが存在しているのかが分る。

【0189】例えば図10(a)、図11のように基準フリーエリアの後に楽曲エリアが存在している場合は、図示するように近接フリーエリアアドレス $N_1$ はアドレス $A_{32}$ に相当し、また近接楽曲エリアアドレス $N_2$ はアドレス $A_{33}$ に相当して、即ち $N_1 > N_2$ となる。一方図12(a)、図13(a)のように基準フリーエリアの後にフリーエリアが存在している場合は、図示するように近接フリーエリアアドレス $N_1$ はアドレス $A_{30}$ 又は $A_{31}$ に相当し、また近接楽曲エリアアドレス $N_2$ はアドレス $A_{32}$ に相当して、即ち $N_1 < N_2$ となる。

【0190】ステップF220で $N_1 > N_2$ とされ、後方が楽曲エリアと判別された場合は、続いて近接楽曲エリアアドレス $N_2$ から基準アドレス $N_{ref}$ を減算し、これにより基準フリーエリアとその他の楽曲エリアの間にトラックエリアが存在しているか否かを判別する(F211)。

【0191】もし、近接楽曲エリアアドレス $N_2$ と基準アドレス $N_{ref}$ の差が1サウンドグループの差であれば、つまり基準フリーエリアとその他の楽曲エリアは完全に隣接し、トラックエリアは存在しないことになる。つまり図11の状態であることが判別される。この場合はトラックエリアに対するマージ処理は不要のため、後方マージ処理を終了する(F211→YES)。

【0192】ところが、近接楽曲エリアアドレス $N_2$ と基準アドレス $N_{ref}$ の差が2サウンドグループ以上の差であれば、つまり基準フリーエリアとその他の楽曲エリアの間にトラックエリアが存在し、即ち図10(a)の状態であることが判別される。

【0193】この場合はトラックエリアに対するマージ処理を実行する(F211→F212)。即ち、図10(b)に示すように基準フリーエリアのエンドアドレスをアドレス $A_{17}$ からアドレス $A_{18}$ に変更して保持する。このアドレス $A_{18}$ は近接楽曲エリアアドレス $N_2 - 1$ の演算により算出する。これにより、システムコントローラ11内では基準フリーエリアは後の楽曲エリアと完全に隣接し、トラックエリアが無くなった状態として把握されることになる。

【0194】また、ステップF220で $N_1 < N_2$ とされ、後方がフリーエリアと判別された場合は、トラックエリアの有無を判別することなくマージ処理を実行することになる(F220→F213)。つまり、後のフリーエリアと基準フリーエリアを合成することで、トラックエリアがもし存在しても自動的にそれが解消されることになる。

【0195】例えば図13(a)のように基準フリーエリアとその他のフリーエリアが完全に隣接し、トラックエリアは存在しない場合では、基準フリーエリアのエンドアドレス $A_{17}$ を後方のフリーエリアのエンドアドレス $A_{31}$ として把握し、図13(b)のようにアドレス $A_{24} \sim A_{31}$ を基準フリーエリアとして新たに把握する。

【0196】なお、ここでは後方マージ処理のみを説明しているが、もちろん前述した前方マージ処理において図7、図8のように基準フリーエリアが前方のフリーエリアと合成されていた場合には、このときの基準フリーエリアのスタートアドレスは、その前方のフリーエリアのスタートアドレスとされている。そして、これらのマージ処理の後、実際にU-TOCを編集する際には、これらのマージ処理において新たに把握された基準フリーエリアが、それまで前方または後方のフリーエリアのセグメントに対応して設けられていたパーツテーブルにおいて含有されて表現されることになる。

【0197】また、例えば図12(a)のように基準フリーエリアとその後のフリーエリアの間にトラックエリアが存在していても、同様に基準フリーエリアのエンドアドレス $A_{17}$ を後方のフリーエリアのエンドアドレス $A_{31}$ として把握し、図12(b)のようにアドレス $A_{24} \sim A_{31}$ を基準フリーエリアとして新たに把握することで、トラックエリアは自動的に消滅することになる。

【0198】以上のように前方マージ処理、後方マージ処理が終了したら、システムコントローラ11はそのマージ処理に基づいてU-TOCの編集動作を実行し、バッファRAM13内のU-TOCを書き換えることになる。例えば前記図20の例でいえば、図21のU-TOCを図24のように編集して書き換える。そして所定時点で、この編集されたU-TOCを記録データとしてディスク1に供給し、ディスク1上でU-TOCを書き換えることになる。

【0199】以上のようマージ処理を行なってU-TOC編集を行なうことで、トラックエリアが解消され、ディスク1のレコーダブルユーザーエリアの有効利用をはかることができる。

【0200】そして、この実施例のようにメモリコントローラ12側にメモリデータサーチ回路を備えたメモリ制御装置により、これらの処理を実行することにより、マージ処理の際にシステムコントローラ11はリードスキャンされるパーツテーブルのデータの受取りや、その比較処理による隣り合ったセグメントの判別動作は不要となり、従って従来システムコントローラ11とメモリコントローラ12の間でリードスキャンデータの通信に要していた時間は完全に解消されるため、迅速なマージ処理が実現される。例えば、従来2分程度かかっていたU-TOC編集処理時間を2秒程度に短縮することができる。

【0201】また、メモリデータサーチ回路35におけ

る出力選択部40に対してシステムコントローラ11はサーチモード信号 $S_{SH}$ を供給して、前方マージ処理時にはエンドアドレスを、また後方マージ処理時にはスタートアドレスを出力させ、結局前方マージ処理時にはエンドアドレスが検索アドレスとされて、また後方マージ処理時にはスタートアドレスが検索アドレスとされるようにすることにより、そのままその検索アドレスをトラッシュエリアの有無の判別に用いることができるようにしているため、処理の効率化が促進されることにもなる。

【0202】ところで、以上の実施例では前方マージ処理を先に実行するようにしたが、後方マージ処理を先に実行してもよいし、また、前方マージ処理と後方マージ処理を同時に実行することさらに処理時間を短縮化することもできる。ただし、前方マージ処理と後方マージ処理を同時に実行するには、メモリコントローラ12においてメモリデータサーチ回路35を前方サーチ用と後方サーチ用の2単位設ける必要がある。

【0203】また、メモリデータサーチ回路35における出力選択部40またはコントロールロジック47は、サーチモード信号 $S_{SH}$ を供給して、前方マージ処理時の動作と後方マージ処理時の動作を判別設定させ、特に前述したように出力選択部40の動作を前方マージ処理時にはエンドアドレスを、また後方マージ処理時にはスタートアドレスを出力させることで処理の効率化を計っているが、これらはかならずしも必要ではない。

【0204】つまり、出力選択部40については、前方マージ処理時にはエンドアドレスを出力するようにしているが、これはスタートアドレスであっても構わない。即ち、基準フリーエリアより前方に位置するセグメントをシークし、またそれが楽曲エリアかフリーエリア化を判別するという目的のみに限れば、スタートアドレスと比較を行なっても同様の結果を得ることができる。そして、この場合、検索された前方のセグメントと基準フリーエリアとの間にトラッシュエリアが存在するか否かの判別については、システムコントローラ11は、リンクレジスタ44から取り込まれた検索パーツ情報 $LK_{prev}$ を、近接フリーエリアパーツ情報 $NL_1$ 又は近接楽曲エリアパーツ情報 $NL_2$ として取り込んでいるため、それより示されたパーツテーブルを読み出せば、その前方のセグメントのエンドアドレスを得ることができる。従って、基準アドレス $N_{ref}$ と前方のセグメントのエンドアドレスを比較して、トラッシュエリアが存在しているか否かを判別することができる。

【0205】これと同様の理由で、出力選択部40は、後方マージ処理時にはスタートアドレスではなく、エンドアドレスであっても構わない。つまり、処理方式によっては出力選択部40の動作をサーチモード信号 $S_{SH}$ に応じた動作させることは必ずしも必要ではない。

【0206】また、コントロールロジックについても同様にサーチモード信号 $S_{SH}$ によって区別して動作させなく

てもよい。即ち、近接アドレスレジスタ42において前方マージ処理開始時に初期値として適正に $A_{MIN}$ がセットされ、また後方マージ処理開始時に初期値として適正に $A_{MAX}$ がセットされているので、コントロールロジック47は、 $AD_{prev} < AD_R < AD_{ref}$ （即ち前方マージ処理時のラッチ条件）か、又は $AD_{prev} > AD_R > AD_{ref}$ （即ち後方マージ処理時のラッチ条件）かの、いずれかが満たされた時点でラッチ制御信号を出力するようにすれば、上述した前方及び後方のセグメントの検索が実現されることになる。

【0207】ところで、実施例では、前方又は後方に隣接するセグメントのパーツテーブルの位置情報としてリンクレジスタ44から検索パーツ情報 $LK_{prev}$ として得られるようにしているが、上記実施例のマージ処理に関しては、これは必ずしも必要ではない。即ちメモリデータサーチ回路35としてはテンポラリレジスタ43、リンクレジスタ44を設けないようにしてもよい。

【0208】ただし、実際のマージ処理（ステップF112、F113、F212、F213）やU-TOCの編集処理の際には、この隣接するセグメントについてのパーツテーブルの位置情報がメモリデータサーチ回路35で検出されて得られていることにより、処理を効率よく実行できる。なお、上記のマージ処理が実行されるのは消去時のみに限られないことはいうまでもない。

【0209】なお、以上の実施例はメモリ制御装置及びメモリデータサーチ回路を光磁気ディスク1に対する記録再生装置に適用した例で説明したが、記録専用装置その他の機器におけるメモリ制御装置、メモリデータサーチ回路として応用できる。

【0210】

【発明の効果】以上説明したように本発明は、メモリコントローラにおいて管理情報（U-TOC）の検索及び比較処理を行なった編集動作の基準となる記録媒体上のセグメントの前又は後に位置するセグメントに相当する管理情報を判別する動作を実行するメモリデータサーチ回路を備えることにより、検索対象のデータ（即ちU-TOCにおけるパーツテーブルのデータ）自体はシステムコントローラに対して通信を行なう必要はなくなり、編集処理において、このデータ通信に要する時間を不要とすることができ、処理時間の大幅な短縮を実現することができるという効果がある。

【0211】また、システムコントローラはデータ比較によって隣接するセグメントを検索する処理も不要となる。システムコントローラの処理負担は大幅に軽減されるという利点もある。

【0212】また、メモリデータサーチ回路35における出力選択部40に対してシステムコントローラ11はサーチモード信号 $S_{SH}$ を供給して、前方マージ処理時にはエンドアドレスを、また後方マージ処理時にはスタートアドレスを出力させ、結局前方マージ処理時にはエン

ドアドレスが検索アドレスとされて、また後方マージ処理時にはスタートアドレスが検索アドレスとされるようにすることにより、そのままその検索アドレスをトラッシュエリア有無の判断に用いることができるようにしているため、処理の効率化が促進されることにもなる。

【0213】また、システムコントロールは、メモリーデータサーチ回路によって検索を行なわせる際に、基準となるセグメントに対して前方に位置するセグメントに相当する管理情報を検索させる場合は、管理情報における各セグメントのエンドアドレスを検索させ、一方、後方に位置するセグメントに相当する管理情報を検索させる場合は、管理情報における各セグメントのスタートアドレスを検索させるように制御することで、そのままその検索アドレスをトラッシュエリア有無の判断に用いることができ、処理の効率化が促進されるという効果がある。

【0214】さらに、メモリーデータサーチ回路として上述してきたように、基準データレジスタ手段、出力選択手段、検索データレジスタ手段、検索対象データ位置レジスタ手段、検索データ位置レジスタ手段、第1の比較手段、第2の比較手段、及び更新制御手段とを備えて構成することにより、リードスキャン期間において正確に前又は後に位置するセグメント及びそのセグメントのパーティクルの位置を検索することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施例のメモリー制御装置及びメモリーデータサーチ回路を備えた記録再生装置のブロック図である。

【図2】実施例のメモリー制御装置及び周辺回路部のブロック図である。

【図3】実施例のメモリーデータサーチ回路及び周辺回路部のブロック図である。

【図4】実施例のメモリー制御装置による前方マージ処理のフローチャートである。

【図5】前方マージ処理の説明図である。

【図6】前方マージ処理の説明図である。

【図7】前方マージ処理の説明図である。

【図8】前方マージ処理の説明図である。

【図9】実施例のメモリー制御装置による後方マージ処理のフローチャートである。

【図10】後方マージ処理の説明図である。

【図11】後方マージ処理の説明図である。

【図12】後方マージ処理の説明図である。

【図13】後方マージ処理の説明図である。

【図14】ディスクのP-TOC情報の説明図である。

【図15】ディスクのU-TOC情報の説明図である。

【図16】ディスクのU-TOC情報の管理形態の説明図である。

【図17】ディスクのP-TOC及びU-TOC情報のアドレスデータフォーマットの説明図である。

【図18】セグメント分割して記録できるディスクの説明図である。

【図19】ディスクのトラックフォーマットの説明図である。

【図20】ディスクのエリア状態の説明図である。

【図21】ディスクの記録データの管理状態の説明図である。

【図22】ディスクの記録データの消去に伴う処理の説明図である。

【図23】ディスクの記録データの消去に伴う処理の説明図である。

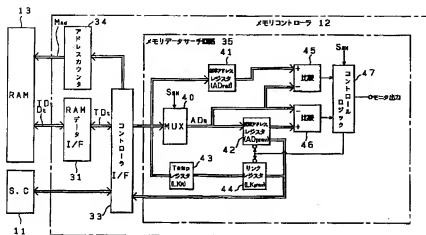
【図24】ディスクの記録データの消去に伴うU-TOC編集処理の説明図である。

【符号の説明】

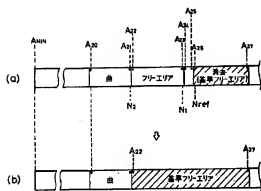
- 1 ディスク
- 3 光学ヘッド
- 8 エンコーダ/デコーダ部
- 11 システムコントローラ
- 12 メモリコントローラ
- 13 バッファRAM
- 14 エンコーダ/デコーダ部
- 30 ディスクドライバインターフェース部
- 31 RAMデータインターフェース部
- 32 音声圧縮インターフェース部
- 33 コントローラインターフェース部
- 34 アドレスカウンタ
- 35 メモリーデータサーチ回路
- 40 出力選択部
- 41 基準アドレスレジスタ
- 42 近接アドレスレジスタ
- 43 テンポラルレジスタ
- 44 リンクレジスタ
- 45, 46 比較部
- 47 コントロールロジック



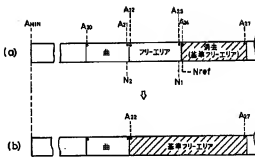
【図3】



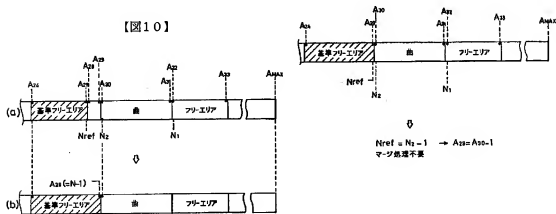
【図7】



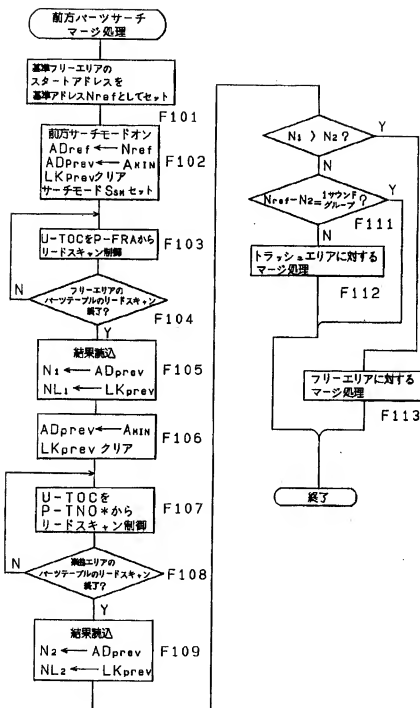
【図8】



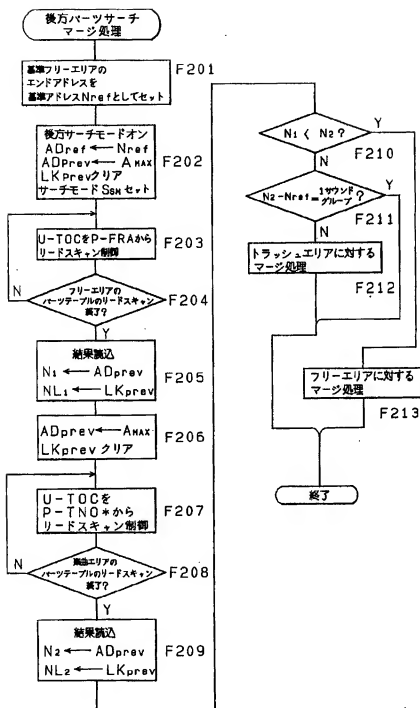
【図11】



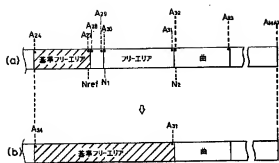
【図4】



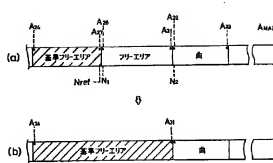
【図9】



【図12】

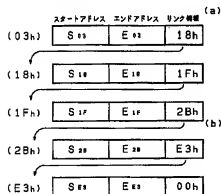


【図13】

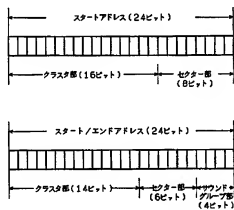


【図16】

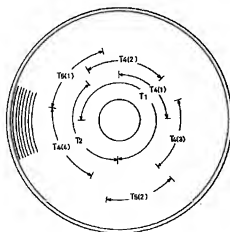
P-FRA = 03h



【図17】



【図18】



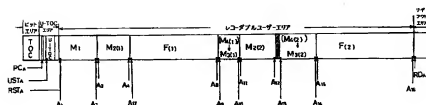


【図14】

16bit				16bit			
MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB
00000000	11111111	11111111	11111111	11111111	11111111	11111111	11111111
11111111	11111111	11111111	11111111	11111111	11111111	11111111	11111111
11111111	11111111	11111111	11111111	11111111	11111111	11111111	11111111
Cluster H	Cluster L	00000000	00000000	00000000	00000000	00000000	00000000
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000
'H'	'I'	'N'	'T'				
Disc type	Rec power	First TNO	Last TNO				
リードアウトスタートアドレス(ROA)			Used Sectors				
パワーアップエリアスタートアドレス(PC1)							
U-TOCスタートアドレス(USTA)							
レコーダブルユーザーエリアスタートアドレス(RSTA)							
00000000	P-TN01	P-TN02	P-TN03				
P-TN04	P-TN05	P-TN06	P-TN07				
P-TN0248	P-TN0249	P-TN0250	P-TN0251				
P-TN0252	P-TN0253	P-TN0254	P-TN0255				
00000000	00000000	00000000	00000000				
00000000	00000000	00000000	00000000				
(01h) スタートアドレス			トラックエラー				
エンドアドレス			00000000				
(02h) スタートアドレス			トラックエラー				
エンドアドレス			00000000				
(03h) スタートアドレス			トラックエラー				
エンドアドレス			00000000				
(FCh) スタートアドレス			トラックエラー				
エンドアドレス			00000000				
(FDh) スタートアドレス			トラックエラー				
エンドアドレス			00000000				
(FEh) スタートアドレス			トラックエラー				
エンドアドレス			00000000				
(FFh) スタートアドレス			トラックエラー				
エンドアドレス			00000000				

P-TOCセクター0

【図23】

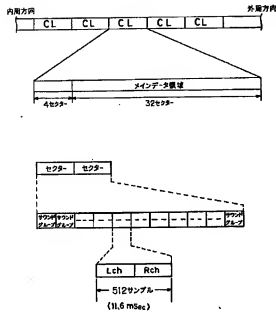


【図15】

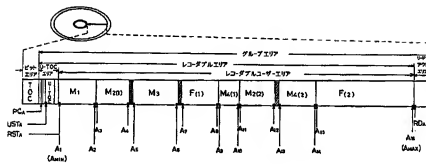
16bit				16bit				
MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB	
00000000	11111111	11111111	11111111	11111111	11111111	11111111	11111111	0
11111111	11111111	11111111	11111111	11111111	11111111	11111111	11111111	1
11111111	11111111	11111111	11111111	11111111	11111111	00000000	00000000	2
Cluster H	Cluster L	00000000	00000000	00000000	00000000	00000000	00000000	3
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	4
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	5
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	6
Maker code	Model code	First TNO	Last TNO					7
00000000	00000000	00000000	Used Sectors					8
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	9
00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	10
Disc ID	P-DFA	P-EMPTY						11
P-FRA	P-TN01	P-TN02	P-TN03					12
P-TN04	P-TN05	P-TN06	P-TN07					13
P-TN0248	P-TN0249	P-TN0250	P-TN0251					74
P-TN0252	P-TN0253	P-TN0254	P-TN0255					75
00000000	00000000	00000000	00000000					76
00000000	00000000	00000000	00000000					77
(01h) スタートアドレス			トラックモード					78
エンドアドレス			リンク情報					79
(02h) スタートアドレス			トラックモード					80
エンドアドレス			リンク情報					81
(03h) スタートアドレス			トラックモード					82
エンドアドレス			リンク情報					83
(FCh) スタートアドレス			トラックモード					580
エンドアドレス			リンク情報					581
(FDh) スタートアドレス			トラックモード					582
エンドアドレス			リンク情報					583
(FEh) スタートアドレス			トラックモード					584
エンドアドレス			リンク情報					585
(FFh) スタートアドレス			トラックモード					586
エンドアドレス			リンク情報					587

U-TOCセクタ-0

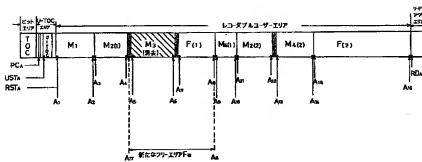
【図19】



【図20】



【図22】



【図21】

別添テーブル編成データ部 (テーブルポイント)

P-DFA:00h	P-EMPTY:(00h)	P-FRA:(01h)
P-TN01:(02h)	P-TN02:(04h)	P-TN03:(03h)
P-TN04:(07h)	P-TN05:00h	P-TN06:00h
P-TN07:00h	P-TN08:00h	P-TN09:00h
P-TN0253:00h	P-TN0254:00h	P-TN0255:00h

管理テーブル部 (255バツテーブル)

	スタートアドレス	エンディアドレス	トランプ カード	リンク欄
(01h)	A <sub>7</sub>	A <sub>8</sub>		(09h)
(02h)	A <sub>1</sub>	A <sub>2</sub>		00h
(03h)	A <sub>9</sub>	A <sub>8</sub>		00h
(04h)	A <sub>3</sub>	A <sub>4</sub>		(06h)
(05h)	A <sub>13</sub>	A <sub>14</sub>		00h
(06h)	A <sub>11</sub>	A <sub>12</sub>		00h
(07h)	A <sub>6</sub>	A <sub>15</sub>		(05h)
(08h)	00h	00h		(0Ah)
(09h)	A <sub>18</sub>	A <sub>19</sub>		00h
(0Ah)	00h	00h		(0Bh)
(0Bh)	00h	00h		(0Ch)
(FEh)	00h	00h		(FFh)
(FFh)	00h	00h		00h

【図24】

別添テーブル編成データ部 (テーブルポイント)

P-DFA:00h	P-EMPTY:(00h)	P-FRA:(01h)
P-TN01:(02h)	P-TN02:(04h)	P-TN03:(07h)
P-TN04:00h	P-TN05:00h	P-TN06:00h
P-TN07:00h	P-TN08:00h	P-TN09:00h
P-TN0253:00h	P-TN0254:00h	P-TN0255:00h

管理テーブル部 (255バツテーブル)

	スタートアドレス	エンディアドレス	トランプ カード	リンク欄
(01h)	A <sub>7</sub>	A <sub>8</sub>		(09h)
(02h)	A <sub>1</sub>	A <sub>2</sub>		00h
(03h)				00h
(04h)	A <sub>9</sub>	A <sub>8</sub>		(06h)
(05h)	A <sub>13</sub>	A <sub>14</sub>		00h
(06h)	A <sub>11</sub>	A <sub>12</sub>		00h
(07h)	A <sub>6</sub>	A <sub>15</sub>		(05h)
(08h)	00h	00h		(0Ah)
(09h)	A <sub>18</sub>	A <sub>19</sub>		00h
(0Ah)	00h	00h		(0Bh)
(0Bh)	00h	00h		(0Ch)
(FEh)	00h	00h		(FFh)
(FFh)	00h	00h		00h